

日本国特許庁
JAPAN PATENT OFFICE

11017 U.S. PTO

10/056054



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2001年 1月29日

出願番号

Application Number:

特願2001-019331

出願人

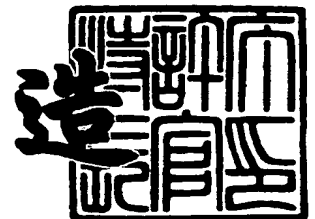
Applicant(s):

株式会社半導体エネルギー研究所

2001年11月26日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3103828

【書類名】 特許願

【整理番号】 P005464

【提出日】 平成13年 1月29日

【あて先】 特許庁長官 及川 耕造 殿

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 山崎 舜平

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 大沼 英人

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 高野 圭恵

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 三津木 亨

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

特2001-019331

【物件名】 図面 1
【物件名】 要約書 1
【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置の作製方法

【特許請求の範囲】

【請求項 1】 表面に複数の凸部を有する半導体膜に強光を照射する工程を有することを特徴とする半導体装置の作製方法。

【請求項 2】 第 1 の半導体膜にレーザ光を照射して複数の凸部を有する第 2 の半導体膜を形成する第 1 の工程と、

前記第 2 の半導体膜に強光を照射して第 3 の半導体膜を形成する第 2 の工程と、
を有することを特徴とする半導体装置の作製方法。

【請求項 3】 第 1 の半導体膜に加熱処理を行なって第 2 の半導体膜を形成する第 1 の工程と、

前記第 2 の半導体膜にレーザ光を照射して複数の凸部を有する第 3 の半導体膜を形成する第 2 の工程と、

前記第 3 の半導体膜に強光を照射して第 4 の半導体膜を形成する第 3 の工程と、
を有することを特徴とする半導体装置の作製方法。

【請求項 4】 第 1 の半導体膜に強光を照射して第 2 の半導体膜を形成する第 1 の工程と、

前記第 2 の半導体膜にレーザ光を照射して複数の凸部を有する第 3 の半導体膜を形成する第 2 の工程と、

前記第 3 の半導体膜に強光を照射して第 4 の半導体膜を形成する第 3 の工程と、
を有することを特徴とする半導体装置の作製方法。

【請求項 5】 第 1 の半導体膜に金属元素を導入する第 1 の工程と、

前記第 1 の半導体膜に加熱処理を行なって第 2 の半導体膜を形成する第 2 の工程と、

前記第 2 の半導体膜にレーザ光を照射して複数の凸部を有する第 3 の半導体膜を形成する第 3 の工程と、

前記第 3 の半導体膜に強光を照射して第 4 の半導体膜を形成する第 4 の工程と、
を有することを特徴とする半導体装置の作製方法。

【請求項 6】 第 1 の半導体膜に金属元素を導入する第 1 の工程と、

前記第 1 の半導体膜に強光を照射して第 2 の半導体膜を形成する第 2 の工程と、
前記第 2 の半導体膜にレーザ光を照射して複数の凸部を有する第 3 の半導体膜を
形成する第 3 の工程と、

前記第 3 の半導体膜に強光を照射して第 4 の半導体膜を形成する第 4 の工程と、
を有することを特徴とする半導体装置の作製方法。

【請求項 7】 請求項 1 において、前記凸部はレーザ光の照射により形成された
ものであることを特徴とする半導体装置の作製方法。

【請求項 8】 請求項 1 乃至 6 のいずれか一項において、前記強光は、基板の上
方から、基板の下方からもしくは基板の上方および下方から照射されることを特
徴とする半導体装置の作製方法。

【請求項 9】 請求項 1 乃至 6 のいずれか一項において、前記強光は、赤外光、
可視光、または紫外光であることを特徴とする半導体装置の作製方法。

【請求項 10】 請求項 1 乃至 6 のいずれか一項において、前記強光は、ハロゲ
ンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークラン
プ、高圧ナトリウムランプ、または高圧水銀ランプから射出された光であること
を特徴とする半導体装置の作製方法。

【請求項 11】 請求項 1 乃至 6 のいずれか一項において、前記強光を照射する
ときの処理室内の雰囲気は、還元性ガスであることを特徴とする半導体装置の作
製方法。

【請求項 12】 請求項 2 乃至 7 のいずれか一項において、前記レーザ光は、エ
キシマレーザ、YAGレーザ、YVO₄レーザ、YAlO₃レーザ、またはYLF
レーザから射出された光であることを特徴とする半導体装置の作製方法。

【請求項 13】 請求項 5 または請求項 6 において、前記金属元素は、Fe、C
o、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu、Ag、Au、Sn、S
bから選ばれた一種または複数の元素であることを特徴とする半導体装置の作製
方法。

【請求項 14】 請求項 1 乃至 13 のいずれか一項において、前記半導体装置は
、液晶表示装置または発光装置であることを特徴とする半導体装置の作製方法。

【請求項 15】 請求項 1 乃至 13 のいずれか一項において、前記半導体装置は

、携帯電話、ビデオカメラ、デジタルカメラ、プロジェクター、ゴーグル型ディスプレイ、パーソナルコンピュータ、DVDプレイヤー、電子書籍、または携帯型情報端末であることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はレーザビームを用いた半導体膜のアニール（以下、レーザアニールという）を工程に含んで作製された半導体装置及びその作製方法に関する。なお、ここでいう半導体装置には、液晶表示装置や発光装置等の電気光学装置及び該電気光学装置を部品として含む電子装置も含まれるものとする。

【0002】

【従来の技術】

近年、ガラス等の絶縁基板上に形成された半導体膜に対し、レーザアニールを施して、結晶化させたり、結晶性を向上させる技術が広く研究されている。上記半導体膜には珪素がよく用いられる。本明細書中では、半導体膜をレーザ光で結晶化し、結晶質半導体膜を得る手段をレーザ結晶化という。なお、本明細書中において、結晶質半導体膜とは、結晶化領域が存在する半導体膜のことを言い、全面が結晶化している半導体膜も含む。

【0003】

ガラス基板は、従来よく使用されてきた合成石英ガラス基板と比較し、安価で加工性に富んでおり、大面積基板を容易に作製できる利点を持っている。これが上記研究の行われる理由である。また、結晶化に好んでレーザが使用されるのは、ガラス基板の融点が低いからである。レーザは基板の温度を余り上昇させずに、半導体膜のみ高いエネルギーを与えることが出来る。また、電熱炉を用いた加熱手段に比べて格段にスループットが高い。

【0004】

レーザアニールを施して形成された結晶質半導体膜は、高い移動度を有するため、この結晶質半導体膜を用いて薄膜トランジスタ（TFT）を形成し、例えば、1枚のガラス基板上に、画素駆動用と駆動回路用のTFTを作製する、モノリ

シック型の液晶電気光学装置等に盛んに利用されている。

【0005】

また、出力の大きい、エキシマレーザ等のパルスレーザ光を、照射面において、数cm角の四角いスポットや、長さ10cm以上の線状となるように光学系にて加工し、レーザ光を走査させて(あるいはレーザ光の照射位置を被照射面に対し相対的に移動させて)、レーザアニールを行なう方法が量産性が高く工業的に優れているため、好んで使用されている。

【0006】

特に、線状ビームを用いると、前後左右の走査が必要なスポット状のレーザ光を用いた場合とは異なり、線状ビームの長尺方向に直角な方向だけの走査で被照射面全体にレーザ照射を行なうことが出来るため、量産性が高い。長尺方向に直角な方向に走査するのは、それが最も効率の良い走査方向であるからである。この高い量産性により、現在レーザアニール法にはパルス発振エキシマレーザ光を適当な光学系で加工した線状ビームを使用することが、TFTを用いる液晶表示装置の製造技術の主流になりつつある。

【0007】

【発明が解決しようとする課題】

しかしながら、レーザ光の照射による結晶化法は、得られる結晶質半導体膜の表面に凸部(リッジ)を多数形成し、膜質を低下させてしまう。すなわち、半導体膜にレーザ光を照射すると、半導体膜が瞬間的に溶融されて、局所的に膨張し、この膨張によって生じる内部応力を緩和するために、結晶質半導体膜の表面にリッジが形成される。またこのリッジの高低差は、膜厚の0.5～2倍程度である。

【0008】

絶縁ゲート型の半導体装置において、結晶質半導体膜の表面のリッジには、ダングリングボンドや格子の歪みなどに起因するポテンシャル障壁やトラップ順位が形成されるため、活性層とゲート絶縁膜との界面準位を高くしてしまう。また、リッジの頂上部は急峻であるために電界が集中しやすく、このためリーク電流の発生源となり、最終的には絶縁破壊を生じ、ショートしてしまう。加えて、結

晶質半導体膜表面のリッジは、スパッタ法やCVD方により堆積されるゲート絶縁膜の被膜性を損なうものであり、絶縁不良等の信頼性を低下させる。また、TFTの電界効果移動度を決める要素のひとつとして、表面散乱効果があげられる。TFTの活性層とゲート絶縁膜界面の平坦性が電界効果移動度に大きな影響を与え、界面が平坦であるほど散乱の影響を受けず高い電界効果移動度を得られる。このように、結晶質半導体膜の表面のリッジがTFTの特性全てに影響を与え、歩留まりまで変わってしまう。

【0009】

本発明は、リッジの少ない表面を有する半導体膜を形成し、該半導体膜を用いた半導体装置の作製方法を提供することを目的とする。

【0010】

【課題を解決するための手段】

本発明において、半導体膜に対してレーザ光による結晶化を行なった後に、ランプ光源から発した光を照射する熱処理方法（RTA法；ラピッドサーマルアニール法）により前記半導体膜を加熱することで、リッジを低減することを特徴とする。

【0011】

本明細書で開示する本発明の作製方法は、表面に複数の凸部を有する半導体膜に強光を照射する工程を有する半導体装置の作製方法である。

【0012】

また、本発明の他の作製方法は、第1の半導体膜にレーザ光を照射して複数の凸部を有する第2の半導体膜を形成する第1の工程と、前記第2の半導体膜に強光を照射して第3の半導体膜を形成する第2の工程と、を有する半導体装置の作製方法である。

【0013】

また、本発明の他の作製方法は、第1の半導体膜に加熱処理を行なって第2の半導体膜を形成する第1の工程と、

前記第 2 の半導体膜にレーザ光を照射して複数の凸部を有する第 3 の半導体膜を形成する第 2 の工程と、

前記第 3 の半導体膜に強光を照射して第 4 の半導体膜を形成する第 3 の工程と、を有する半導体装置の作製方法である。

【 0 0 1 4 】

また、本発明の他の作製方法は、

第 1 の半導体膜に強光を照射して第 2 の半導体膜を形成する第 1 の工程と、

前記第 2 の半導体膜にレーザ光を照射して複数の凸部を有する第 3 の半導体膜を形成する第 2 の工程と、

前記第 3 の半導体膜に強光を照射して第 4 の半導体膜を形成する第 3 の工程と、を有する半導体装置の作製方法である。

【 0 0 1 5 】

上記各作製方法において、前記強光は、基板の上側から、基板の下側からもしくは基板の下側および上側から照射されることを特徴としている。

【 0 0 1 6 】

また、上記各作製方法において、前記強光は、赤外光、可視光、または紫外光であることを特徴としている。

【 0 0 1 7 】

また、上記各作製方法において、前記強光は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、または高圧水銀ランプから射出された光であることを特徴としている。

【 0 0 1 8 】

また、上記各作製方法において、前記強光を照射するときの処理室内の雰囲気は、還元性ガスであることを特徴としている。

【 0 0 1 9 】

また、本発明において、半導体膜に対して結晶化を助長する金属元素を用いた熱結晶化法を行ない、さらにレーザ結晶化を行なった後に、R T A 法により半導体膜を加熱することで、リッジを低減することを特徴としている。特に R T A 法を利用して前記熱結晶化法を行ない、さらにレーザ結晶化を行なった後に、再び

R T A 法により半導体膜を加熱するとリッジは劇的に低減される。金属元素を用いた熱結晶化法において、ファーンズアニール炉を用いた熱アニールによる長時間の加熱処理は、前記金属元素が結晶粒界に偏析してエネルギー的に安定な状態となる。しかし、R T A 法のように加熱時間が非常に短いと、前記金属元素が結晶粒界に偏析する前に前記加熱処理が終了するのでエネルギー的に不安定な状態となる。そのため、再び加熱処理を行なうと原子が再配列しやすく、リッジの低減も行なわれやすいと考えられる。

【 0 0 2 0 】

本発明の他の作製方法は、

第 1 の半導体膜に金属元素を導入する第 1 の工程と、

前記第 1 の半導体膜に加熱処理を行なって第 2 の半導体膜を形成する第 2 の工程と、

前記第 2 の半導体膜にレーザー光を照射して複数の凸部を有する第 3 の半導体膜を形成する第 3 の工程と、

前記第 3 の半導体膜に強光を照射して第 4 の半導体膜を形成する第 4 の工程と、
を有する半導体装置の作製方法である。

【 0 0 2 1 】

また、本発明の他の作製方法は、

第 1 の半導体膜に金属元素を導入する第 1 の工程と、

前記第 1 の半導体膜に強光を照射して第 2 の半導体膜を形成する第 2 の工程と、

前記第 2 の半導体膜にレーザー光を照射して複数の凸部を有する第 3 の半導体膜を形成する第 3 の工程と、

前記第 3 の半導体膜に強光を照射して第 4 の半導体膜を形成する第 4 の工程と、
を有する半導体装置の作製方法である。

【 0 0 2 2 】

上記各作製方法において、前記金属元素は、Fe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu、Ag、Au、Sn、Sbから選ばれた一種または複数の元素であることを特徴としている。

【 0 0 2 3 】

上記各作製方法において、前記強光は、基板の上側から、基板の下側からもしくは基板の下側および上側から照射されることを特徴としている。

【 0 0 2 4 】

また、上記各作製方法において、前記強光は、赤外光、可視光、または紫外光であることを特徴としている。

【 0 0 2 5 】

また、上記各作製方法において、前記強光は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、または高圧水銀ランプから射出された光であることを特徴としている。

【 0 0 2 6 】

また、上記各作製方法において、前記強光を照射するときの処理室内の雰囲気は、還元性ガスであることを特徴としている。

【 0 0 2 7 】

【発明の実施形態】

本発明の実施形態について図 1 を用いて説明する。

【 0 0 2 8 】

まず、基板 1 0 上に下地絶縁膜 1 1 を形成する。基板 1 0 としては、透光性を有するガラス基板や石英基板を用いる。また、下地絶縁膜 1 1 としては、酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜などの絶縁膜を形成する。ここでは下地膜 1 1 として単層構造を用いた例を示したが、前記絶縁膜の 2 層以上積層させた構造を用いても良い。なお、下地絶縁膜を形成しなくてもよい。

【 0 0 2 9 】

次いで、下地絶縁膜上に半導体膜 1 2 を形成する。半導体膜 1 2 は、非晶質構造を有する半導体膜を公知の手段（スパッタ法、LPCVD法、またはプラズマCVD法等）により成膜する。この半導体膜 1 2 の厚さは 2 5 ~ 8 0 n m（好ましくは 3 0 ~ 6 0 n m）の厚さで形成する。半導体膜の材料に限定はないが、好ましくはシリコンまたはシリコンゲルマニウム（SiGe）合金などで形成すると良い。

【 0 0 3 0 】

続いて、レーザ結晶化法を行なって結晶質半導体膜を形成する。もちろん、他の公知の結晶化処理（熱結晶化法、またはニッケルなどの触媒を用いた熱結晶化法等）を行なったのちにレーザ結晶化法を行なってもよい。レーザ結晶化により結晶質半導体膜の表面には複数の凸部（リッジ）が形成される。

【 0 0 3 1 】

続いて、加熱処理を行なう。加熱処理は、例えば、窒素雰囲気中にて、基板の下側に 1 1 本および上側に 1 0 本設置されたハロゲンランプ（赤外光）1 5 を 1 ～ 6 0 秒（好ましくは 3 0 ～ 6 0 秒）、1 ～ 1 0 回（好ましくは、2 ～ 6 回）点灯させて行なう。ハロゲンランプが供給する熱（シリコンウエハに埋め込まれた熱電対で測定）は 7 0 0 ～ 1 3 0 0 ℃であるが、最適な加熱処理の条件は用いる基板や半導体膜の状態等によって異なるので、実施者が適宜決定すればよい。しかしながら、量産工程を考慮すると、7 0 0 ～ 7 5 0 ℃程度で 5 分以内の加熱処理が望ましい。

【 0 0 3 2 】

なお、本実施形態では、窒素雰囲気としたが、ヘリウム（H e）、ネオン（N e）、アルゴン（A r）といった不活性気体でもよい。また、光源としてハロゲンランプを用いているが、その他、キセノンランプのように、紫外光ランプを光源として用いるのも好ましい。

【 0 0 3 3 】

このような加熱処理を経た半導体膜のリッジは、レーザ結晶化後のリッジに比べて低減されており、前記半導体膜を用いて T F T を作製すれば、その電気的特性は良好なものとなる。

【 0 0 3 4 】

以上の構成でなる本発明について、以下に示す実施例でもってさらに詳細な説明を行なうこととする。

【 0 0 3 5 】

【実施例】

〔実施例 1〕

本発明の有効性を確認するため、以下のような実験を行なった。図 2 および図

3 を用いて説明する。

【 0 0 3 6 】

まず、基板 1 0 上に下地絶縁膜 1 1 を形成する。基板 1 0 としては、透光性を有するガラス基板や石英基板を用いる。また、下地絶縁膜 1 1 としては、酸化珪素膜、窒化珪素膜または酸化窒化珪素膜などの絶縁膜を形成する。ここでは下地膜 1 1 として単層構造を用いた例を示したが、前記絶縁膜の 2 層以上積層させた構造を用いても良い。なお、下地絶縁膜を形成しなくてもよい。本実施例では、ガラス基板を用い、前記ガラス基板上に、プラズマ C V D 法により、膜厚 1 5 0 n m の酸化窒化珪素膜を形成した。

【 0 0 3 7 】

次いで、下地絶縁膜上に半導体膜 1 2 を形成する。半導体膜 1 2 は、非晶質構造を有する半導体膜を公知の手段（スパッタ法、L P C V D 法、またはプラズマ C V D 法等）により成膜する。この半導体膜 1 2 の厚さは 2 5 ~ 8 0 n m （好ましくは 3 0 ~ 6 0 n m ）の厚さで形成する。半導体膜の材料に限定はないが、好ましくはシリコンまたはシリコンゲルマニウム（S i G e）合金などで形成すると良い。本実施例では、プラズマ C V D 法により、膜厚 5 5 n m の非晶質珪素膜を形成した。

【 0 0 3 8 】

続いて、半導体膜に対しレーザ結晶化法を行なって結晶質半導体膜を形成する。もちろん、他の公知の結晶化処理（熱結晶化法、またはニッケルなどの触媒を用いた熱結晶化法等）を行なったのちにレーザ結晶化法を行なってもよい。本実施例では、酢酸ニッケル溶液（重量換算濃度 1 0 p p m、体積 5 m l）をスピコートにより半導体膜上全面に塗布する。続いて、第 1 の加熱処理を行なって半導体膜を結晶化させる。本実施例では窒素雰囲気中にて基板の下側に 1 1 本および上側に 1 0 本設置されたハロゲンランプ（赤外光）1 5 を 1 ~ 6 0 秒（好ましくは 3 0 ~ 6 0 秒）、1 ~ 1 0 回（好ましくは、2 ~ 6 回）点灯させ、温度は 7 0 0 ℃、1 0 0 秒間の加熱処理を行なった。（図 2（B））次に、レーザ光を照射して、半導体膜の結晶性の向上を行なう。本実施例では、エキシマレーザを照射面における形状が線状になるよう光学系により成形して照射した。これにより

半導体膜の結晶性の向上が行なわれたが、レーザ光の照射により半導体膜の表面には複数の凸部（リッジ）が形成される。（図 2（C））

【 0 0 3 9 】

続いて、第 2 の加熱処理を行なう。加熱処理は、例えば、窒素雰囲気中にて、基板の下側に 1 1 本および上側に 1 0 本設置されたハロゲンランプ（赤外光）1 5 を 1 ～ 6 0 秒（好ましくは 3 0 ～ 6 0 秒）、1 ～ 1 0 回（好ましくは、2 ～ 6 回）点灯させて行なう。ハロゲンランプが供給する熱（シリコンウエハに埋め込まれた熱電対で測定）は 7 0 0 ～ 1 3 0 0 ℃であるが、最適な加熱処理の条件は半導体膜の状態等によって異なるので、実施者が適宜決定すればよい。しかしながら、量産工程を考慮すると、7 0 0 ～ 7 5 0 ℃程度で 5 分以内の加熱処理が望ましい。本実施例では、窒素雰囲気中にて、温度 7 0 0 ℃および 7 5 0 ℃の条件を振って、4 分間の加熱処理を行なった。（図 2（D））

【 0 0 4 0 】

このようにして形成された半導体膜における第 2 の加熱処理の前後でのリッジについて A F M により、自乗平均粗さ（R m s）および P - V を測定した。その結果を図 3 に示す。図 3 より、第 2 の加熱処理後にリッジが低減していることがわかる。

【 0 0 4 1 】

以上のように、本発明がリッジを低減するのに極めて有効であることが確認できた。このような半導体膜を用いて T F T を作製すれば、その電気的特性は良好なものとなる。

【 0 0 4 2 】

〔実施例 2〕

本実施例では、実施例 1 とは異なる作製工程を経て、強光を照射してリッジを低減する方法について図 1 を用いて説明する。

【 0 0 4 3 】

まず、実施例 1 にしたがって、下地絶縁膜および半導体膜を形成する。

【 0 0 4 4 】

続いて、レーザ結晶化法を行なって半導体膜を結晶化する。もちろん、他の公

知の結晶化処理（熱結晶化法、またはニッケルなどの触媒を用いた熱結晶化法等）を行なったのちにレーザ結晶化法を行なってもよい。本実施例では、YAGレーザの第2高調波を照射面における形状が線状になるよう光学系により成形して照射する。これにより半導体膜の結晶化が行なわれたが、前記半導体膜の表面には複数の凸部（リッジ）が形成される。（図1（B））

【0045】

続いて、加熱処理を行なう。加熱処理は、例えば、窒素雰囲気中にて、基板の下側に11本および上側に10本設置されたハロゲンランプ（赤外光）15を1～60秒（好ましくは30～60秒）、1～10回（好ましくは、2～6回）点灯させて行なう。ハロゲンランプが供給する熱（シリコンウエハに埋め込まれた熱電対で測定）は700～1300℃であるが、最適な加熱処理の条件は半導体膜の状態等によって異なるので、実施者が適宜決定すればよい。しかしながら、量産工程を考慮すると、700～750℃程度で5分以内の加熱処理が望ましい。本実施例では、窒素雰囲気中にて、温度725℃で5分間の加熱処理を行なう。（図1（C））

【0046】

なお、本実施形態では、窒素雰囲気としたが、ヘリウム（He）、ネオン（Ne）、アルゴン（Ar）といった不活性気体でもよい。また、光源としてハロゲンランプを用いているが、その他、キセノンランプのように、紫外光ランプを光源として用いるのも好ましい。

【0047】

このような加熱処理を経た半導体膜のリッジは、レーザ結晶化後のリッジに比べて低減されており、前記半導体膜を用いてTFTを作製すれば、その電気的特性は良好なものとなる。

【0048】

〔実施例3〕

本実施例では、実施例1および実施例2とは異なる作製工程を経て、強光を照射してリッジを低減する方法について図2を用いて説明する。

【0049】

まず、実施例 1 にしたがって、下地絶縁膜および半導体膜を形成する。

【0050】

続いて、レーザ結晶化法を行なって半導体膜を結晶化する。もちろん、他の公知の結晶化処理（熱結晶化法、またはニッケルなどの触媒を用いた熱結晶化法等）を行なったのちにレーザ結晶化法を行なってもよい。本実施例では、ニッケルをスパッタ法により半導体膜に導入する。（図 2（A））続いて、第 1 の加熱処理を行なって半導体膜を結晶化させる。本実施例では、図示しないが、ファーンズアニール炉を用いた熱アニールを行ない、温度 550 度の窒素雰囲気中に 4 時間曝す。次に、レーザ光を照射して、半導体膜の結晶性の向上を行なう。本実施例では、エキシマレーザを照射面における形状が線状になるよう光学系により成形して照射した。これにより半導体膜の結晶性の向上が行なわれたが、レーザ光の照射により半導体膜の表面には複数の凸部（リッジ）が形成される。（図 2（C））

【0051】

続いて、第 2 の加熱処理を行なう。加熱処理は、例えば、窒素雰囲気中にて、基板の下側に 11 本および上側に 10 本設置されたハロゲンランプ（赤外光）15 を 1～60 秒（好ましくは 30～60 秒）、1～10 回（好ましくは、2～6 回）点灯させて行なう。ハロゲンランプが供給する熱（シリコンウエハに埋め込まれた熱電対で測定）は 700～1300℃であるが、最適な加熱処理の条件は半導体膜の状態等によって異なるので、実施者が適宜決定すればよい。しかしながら、量産工程を考慮すると、700～750℃程度で 5 分以内の加熱処理が望ましい。本実施例では、窒素雰囲気中にて、温度 700℃、4 分間の加熱処理を行なった。（図 2（D））

【0052】

なお、本実施形態では、窒素雰囲気としたが、ヘリウム（He）、ネオン（Ne）、アルゴン（Ar）といった不活性気体でもよい。また、光源としてハロゲンランプを用いているが、その他、キセノンランプのように、紫外光ランプを光源として用いるのも好ましい。

【0053】

このような加熱処理を経た半導体膜のリッジは、レーザ結晶化後のリッジに比べて低減されており、前記半導体膜を用いてTFTを作製すれば、その電気的特性は良好なものとなる。

【 0 0 5 4 】

〔実施例 4〕

本実施例では、実施例 1 乃至 3 とは異なる作製工程を経て、強光を照射してリッジを低減する方法について図 1 7 を用いて説明する。

【 0 0 5 5 】

まず、基板 1 0 として、透光性を有するガラス基板、石英基板を用いる。本実施例では基板 1 0 としてガラス基板を用いる。

【 0 0 5 6 】

導電膜を形成し、エッチングを行なって所望の形状の導電膜 2 1 を形成する。導電膜の材料に特に限定はないが、耐熱性を有するものを用い、Ta、W、Ti、Mo、Cu、Cr、Nd から選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料で形成してもよい。また、リン等の不純物元素をドーピングした結晶質珪素膜に代表される半導体膜を用いてもよい。また、AgPdCu 合金を用いてもよい。もちろん、導電膜は単層ではなく、積層としてもよい。本実施例では、膜厚 4 0 0 nm の W 膜からなる導電膜 3 0 6 を形成する。

【 0 0 5 7 】

そして、絶縁膜 2 2 としては、酸化珪素膜、窒化珪素膜または酸化窒化珪素膜などの絶縁膜を形成する。本実施例では、プラズマ CVD 法により膜厚 1 5 0 nm の酸化珪素膜を形成する。

【 0 0 5 8 】

絶縁膜上に半導体膜 2 3 を形成する。半導体膜 2 3 は、非晶質構造を有する半導体膜を公知の手段（スパッタ法、LPCVD 法、またはプラズマ CVD 法等）により成膜する。この半導体膜 2 3 の厚さは 2 5 ～ 8 0 nm（好ましくは 3 0 ～ 6 0 nm）の厚さで形成する。半導体膜の材料に限定はないが、好ましくはシリコンまたはシリコンゲルマニウム（SiGe）合金などで形成すると良い。本実施例では、プラズマ CVD 法により、膜厚 5 5 nm の非晶質珪素膜を形成する。

(図 1 7 (A))

【0 0 5 9】

そして、レーザ結晶化法を行なって半導体膜を結晶化する。もちろん、他の公知の結晶化処理（熱結晶化法、またはニッケルなどの触媒を用いた熱結晶化法等）を行なったのちにレーザ結晶化法を行なってもよい。本実施例では、YAGレーザの第2高調波を照射面における形状が線状になるよう光学系により成形して照射する。これにより半導体膜の結晶化が行なわれたが、前記半導体膜の表面には複数の凸部（リッジ）が形成される。（図 1 7 (B)）

【0 0 6 0】

続いて、加熱処理を行なう。加熱処理は、例えば、窒素雰囲気中にて、基板の下側に11本および上側に10本設置されたハロゲンランプ（赤外光）15を1～60秒（好ましくは30～60秒）、1～10回（好ましくは、2～6回）点灯させて行なう。ハロゲンランプが供給する熱（シリコンウエハに埋め込まれた熱電対で測定）は700～1300℃であるが、最適な加熱処理の条件は半導体膜の状態等によって異なるので、実施者が適宜決定すればよい。しかしながら、量産工程を考慮すると、700～750℃程度で5分以内の加熱処理が望ましい。本実施例では、窒素雰囲気中にて、温度725℃で5分間の加熱処理を行なう。（図 1 7 (C)）

【0 0 6 1】

なお、本実施形態では、窒素雰囲気としたが、ヘリウム（He）、ネオン（Ne）、アルゴン（Ar）といった不活性気体でもよい。また、光源としてハロゲンランプを用いているが、その他、キセノンランプのように、紫外光ランプを光源として用いるのも好ましい。

【0 0 6 2】

このような加熱処理を経た半導体膜のリッジは、レーザ結晶化後のリッジに比べて低減されており、前記半導体膜を用いてTFTを作製すれば、その電気的特性は良好なものとなる。

【0 0 6 3】

〔実施例 5〕

本実施例ではアクティブマトリクス基板の作製方法について図4～図8を用いて説明する。

【0064】

まず、本実施例ではコーニング社の#7059ガラスや#1737ガラスなどに代表されるバリウムホウケイ酸ガラス、またはアルミノホウケイ酸ガラスなどのガラスからなる基板320を用いる。なお、基板320としては、石英基板やシリコン基板、金属基板またはステンレス基板の表面に絶縁膜を形成したものをを用いても良い。また、本実施例の処理温度に耐えうる耐熱性が有するプラスチック基板を用いてもよい。

【0065】

次いで、基板320上に酸化珪素膜、窒化珪素膜または酸化窒化珪素膜などの絶縁膜から成る下地膜321を形成する。本実施例では下地膜321として2層構造を用いるが、前記絶縁膜の単層膜または2層以上積層させた構造を用いても良い。下地膜301の一層目としては、プラズマCVD法を用い、 SiH_4 、 NH_3 、及び N_2O を反応ガスとして成膜される酸化窒化珪素膜321aを10～200nm（好ましくは50～100nm）形成する。本実施例では、膜厚50nmの酸化窒化珪素膜301a（組成比 $\text{Si}=32\%$ 、 $\text{O}=27\%$ 、 $\text{N}=24\%$ 、 $\text{H}=17\%$ ）を形成した。次いで、下地膜301の二層目としては、プラズマCVD法を用い、 SiH_4 、及び N_2O を反応ガスとして成膜される酸化窒化珪素膜321bを50～200nm（好ましくは100～150nm）の厚さに積層形成する。本実施例では、膜厚100nmの酸化窒化珪素膜321b（組成比 $\text{Si}=32\%$ 、 $\text{O}=59\%$ 、 $\text{N}=7\%$ 、 $\text{H}=2\%$ ）を形成する。

【0066】

次いで、下地膜上に半導体膜322を形成する。半導体膜322は、非晶質構造を有する半導体膜を公知の手段（スパッタ法、LPCVD法、またはプラズマCVD法等）により、25～80nm（好ましくは30～60nm）の厚さで形成する。半導体膜の材料に限定はないが、好ましくは珪素または珪素ゲルマニウム（ SiGe ）合金などで形成すると良い。続いて、公知の結晶化処理（レーザ結晶化法、熱結晶化法、ニッケルなどの触媒を用いた熱結晶化法等）を行なって

、前記半導体膜を結晶化する。そして、得られた結晶質半導体膜を所望の形状にパターンニングして、半導体層402～406を形成する。本実施例では、レーザ結晶化法を適用する。

【0067】

レーザ結晶化法も適用する場合には、パルス発振型または連続発光型のエキシマレーザやYAGレーザ、YVO₄レーザ等を用いることができる。これらのレーザを用いる場合には、レーザ発振器から放射されたレーザビームを光学系で線状に集光し半導体膜に照射する方法を用いると良い。結晶化の条件は実施者が適宜選択するものであるが、エキシマレーザを用いる場合はパルス発振周波数300Hzとし、レーザエネルギー密度を100～800mJ/cm²(代表的には200～700mJ/cm²)とする。また、YAGレーザを用いる場合にはその第2高調波を用いパルス発振周波数1～300Hzとし、レーザエネルギー密度を300～1000mJ/cm²(代表的には350～800mJ/cm²)とすると良い。そして幅100～1000μm、例えば400μmで線状に集光したレーザビームを基板全面に渡って照射し、この時の線状レーザビームの重ね合わせ率(オーバーラップ率)を50～98%として行ってもよい。

【0068】

続いて、レーザ光の照射によって形成されたリッジを低減するために、強光を照射する。例えば、窒素雰囲気中にて、基板の下側に11本および上側に10本設置されたハロゲンランプ(赤外光)15を1～60秒(好ましくは30～60秒)、1～10回(好ましくは、2～6回)点灯させて行なう。ハロゲンランプが供給する熱(シリコンウエハに埋め込まれた熱電対で測定)は700～1300℃であるが、最適な加熱処理の条件は半導体膜の状態等によって異なるので、実施者が適宜決定すればよい。しかしながら、量産工程を考慮すると、700～750℃程度で5分以内の加熱処理が望ましい。本実施例では、700℃の窒素雰囲気中に4分間曝す。

【0069】

半導体層402～406を形成した後、TFTのしきい値を制御するために微量な不純物元素(ボロンまたはリン)のドーピングを行なってもよい。

【 0 0 7 0 】

次いで、半導体層 4 0 2 ~ 4 0 6 を覆うゲート絶縁膜 4 0 7 を形成する。ゲート絶縁膜 4 0 7 はプラズマ C V D 法またはスパッタ法を用い、厚さを 4 0 ~ 1 5 0 n m とし、珪素を含む絶縁膜で形成する。本実施例では、プラズマ C V D 法により 1 1 0 n m の厚さで酸化窒化珪素膜（組成比 S i = 3 2 %、O = 5 9 %、N = 7 %、H = 2 %）で形成した。もちろん、ゲート絶縁膜は酸化窒化珪素膜に限定されるものでなく、他の珪素を含む絶縁膜を単層または積層構造として用いても良い。

【 0 0 7 1 】

また、酸化珪素膜を用いる場合には、プラズマ C V D 法で T E O S (Tetraethyl Orthosilicate) と O₂ とを混合し、反応圧力 4 0 Pa、基板温度 3 0 0 ~ 4 0 0 °C とし、高周波 (1 3 . 5 6 M H z) 電力密度 0 . 5 ~ 0 . 8 W / c m² で放電させて形成することができる。このようにして作製される酸化珪素膜は、その後 4 0 0 ~ 5 0 0 °C の熱アニールによりゲート絶縁膜として良好な特性を得ることができる。

【 0 0 7 2 】

次いで、図 4 (C) に示すように、ゲート絶縁膜 4 0 7 上に膜厚 2 0 ~ 1 0 0 n m の第 1 の導電膜 4 0 8 と、膜厚 1 0 0 ~ 4 0 0 n m の第 2 の導電膜 4 0 9 とを積層形成する。本実施例では、膜厚 3 0 n m の T a N 膜からなる第 1 の導電膜 4 0 8 と、膜厚 3 7 0 n m の W 膜からなる第 2 の導電膜 4 0 9 を積層形成した。T a N 膜はスパッタ法で形成し、T a のターゲットを用い、窒素を含む雰囲気内でスパッタした。また、W 膜は、W のターゲットを用いたスパッタ法で形成した。その他に 6 フッ化タングステン (W F₆) を用いる熱 C V D 法で形成することもできる。いずれにしてもゲート電極として使用するためには低抵抗化を図る必要があり、W 膜の抵抗率は 2 0 μ Ω c m 以下にすることが望ましい。W 膜は結晶粒を大きくすることで低抵抗率化を図ることができるが、W 膜中に酸素などの不純物元素が多い場合には結晶化が阻害され高抵抗化する。従って、本実施例では、高純度の W (純度 9 9 . 9 9 9 9 %) のターゲットを用いたスパッタ法で、さらに成膜時に気相中からの不純物の混入がないように十分配慮して W 膜を形成す

ることにより、抵抗率 $9 \sim 20 \mu \Omega \text{ cm}$ を実現することができた。

【 0 0 7 3 】

なお、本実施例では、第 1 の導電膜 4 0 8 を TaN、第 2 の導電膜 4 0 9 を W としたが、特に限定されず、いずれも Ta、W、Ti、Mo、Al、Cu、Cr、Nd から選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料で形成してもよい。また、リン等の不純物元素をドーピングした結晶質珪素膜に代表される半導体膜を用いてもよい。また、AgPdCu 合金を用いてもよい。また、第 1 の導電膜をタンタル (Ta) 膜で形成し、第 2 の導電膜を W 膜とする組み合わせ、第 1 の導電膜を窒化チタン (TiN) 膜で形成し、第 2 の導電膜を W 膜とする組み合わせ、第 1 の導電膜を窒化タンタル (TaN) 膜で形成し、第 2 の導電膜を Al 膜とする組み合わせ、第 1 の導電膜を窒化タンタル (TaN) 膜で形成し、第 2 の導電膜を Cu 膜とする組み合わせとしてもよい。

【 0 0 7 4 】

次に、フォトリソグラフィ法を用いてレジストからなるマスク 4 1 0 ~ 4 1 5 を形成し、電極及び配線を形成するための第 1 のエッチング処理を行なう。第 1 のエッチング処理では第 1 及び第 2 のエッチング条件で行なう。本実施例では第 1 のエッチング条件として、ICP (Inductively Coupled Plasma: 誘導結合型プラズマ) エッチング法を用い、エッチング用ガスに CF_4 と Cl_2 と O_2 とを用い、それぞれのガス流量比を $25/25/10$ (sccm) とし、1 Pa の圧力でコイル型の電極に 500 W の RF (13.56 MHz) 電力を投入してプラズマを生成してエッチングを行った。ここでは、松下電器産業 (株) 製の ICP を用いたドライエッチング装置 (Model E 6 4 5 - □ ICP) を用いた。基板側 (試料ステージ) にも 150 W の RF (13.56 MHz) 電力を投入し、実質的に負の自己バイアス電圧を印加する。この第 1 のエッチング条件により W 膜をエッチングして第 1 の導電層の端部をテーパ形状とする。

【 0 0 7 5 】

この後、レジストからなるマスク 4 1 0 ~ 4 1 5 を除去せずに第 2 のエッチング条件に変え、エッチング用ガスに CF_4 と Cl_2 とを用い、それぞれのガス流量比を $30/30$ (sccm) とし、1 Pa の圧力でコイル型の電極に 500 W の R

F (13.56MHz) 電力を投入してプラズマを生成して約30秒程度のエッチングを行った。基板側 (試料ステージ) にも20WのRF (13.56MHz) 電力を投入し、実質的に負の自己バイアス電圧を印加する。 CF_4 と Cl_2 を混合した第2のエッチング条件ではW膜及びTa₂N膜とも同程度にエッチングされる。なお、ゲート絶縁膜上に残渣を残すことなくエッチングするためには、10～20%程度の割合でエッチング時間を増加させると良い。

【0076】

上記第1のエッチング処理では、レジストからなるマスクの形状に適したものとすることにより、基板側に印加するバイアス電圧の効果により第1の導電層及び第2の導電層の端部がテーパ形状となる。このテーパ部の角度は15～45°となる。こうして、第1のエッチング処理により第1の導電層と第2の導電層から成る第1の形状の導電層417～422 (第1の導電層417a～422aと第2の導電層417b～422b) を形成する。416はゲート絶縁膜であり、第1の形状の導電層417～422で覆われない領域は20～50nm程度エッチングされ薄くなった領域が形成される。

【0077】

そして、レジストからなるマスクを除去せずに第1のドーピング処理を行い、半導体層にn型を付与する不純物元素および結晶化を助長するために用いた金属元素をゲッタリングするための希ガス元素を添加する。(図5(A))ドーピング処理はイオンドープ法、若しくはイオン注入法で行なえば良い。イオンドープ法の条件はドーズ量を $1 \times 10^{13} \sim 5 \times 10^{15} / \text{cm}^2$ とし、加速電圧を60～100keVとして行なう。本実施例ではドーズ量を $1.5 \times 10^{15} / \text{cm}^2$ とし、加速電圧を80keVとして行った。n型を付与する不純物元素として15族に属する元素、典型的にはリン(P)または砒素(As)を用いるが、ここではリン(P)を用いた。また、希ガス元素としてアルゴンを用いた。この場合、導電層417～421がn型を付与する不純物元素に対するマスクとなり、自己整合的に第1の高濃度不純物領域306～310が形成される。第1の高濃度不純物領域306～310には $1 \times 10^{20} \sim 1 \times 10^{21} / \text{cm}^3$ の濃度範囲でn型を付与する不純物元素を添加する。一方、アルゴンは90keVの加速電圧で、2

$\times 10^{15}/\text{cm}^2$ のドーズ量で注入した。

【0078】

次いで、レジストからなるマスクを除去せずに第2のエッチング処理を行なう。ここでは、エッチングガスに CF_4 と Cl_2 と O_2 とを用い、W膜を選択的にエッチングする。この時、第2のエッチング処理により第2の導電層428b～433bを形成する。一方、第1の導電層417a～422aは、ほとんどエッチングされず、第2の形状の導電層428～433を形成する。

【0079】

次いで、レジストからなるマスクを除去せずに、図5（B）に示すように、第2のドーピング処理を行なう。この場合、第1のドーピング処理よりもドーズ量を下げて、70～120keVの高い加速電圧で、n型を付与する不純物元素を導入する。本実施例ではドーズ量を $1.5 \times 10^{14}/\text{cm}^2$ とし、加速電圧を90keVとして行なった。第2のドーピング処理は第2の形状の導電層428～433をマスクとして用い、第2の導電層428b～433bの下方における半導体層にも不純物元素が導入され、新たに第2の高濃度不純物領域423a～427aおよび低濃度不純物領域423b～427bが形成される。

【0080】

次いで、レジストからなるマスクを除去した後、新たにレジストからなるマスク434aおよび434bを形成して、図5（C）に示すように、第3のエッチング処理を行なう。エッチング用ガスに SF_6 および Cl_2 とを用い、ガス流量比を50/10（sccm）とし、1.3Paの圧力でコイル型の電極に500WのRF（13.56MHz）電力を投入してプラズマを生成し、約30秒のエッチング処理を行なう。基板側（資料ステージ）には10WのRF（13.56MHz）電力を投入し、実質的には不の自己バイアス電圧を印加する。こうして、前記大3のエッチング処理により、pチャネル型TFTおよび画素部のTFT（画素TFT）のTa_xN膜をエッチングして、第3の形状の導電層435～438を形成する。

【0081】

次いで、レジストからなるマスクを除去した後、第2の形状の導電層428、

430および第2の形状の導電層435～438をマスクとして用い、ゲート絶縁膜416を選択的に除去して絶縁層439～444を形成する。(図6(A))

【0082】

次いで、新たにレジストからなるマスク445a～445cを形成して第3のドーピング処理を行なう。この第3のドーピング処理により、pチャネル型TFETの活性層となる半導体層に前記一導電型とは逆の導電型を付与する不純物元素が添加された不純物領域446、447を形成する。第2の導電層435a、438aを不純物元素に対するマスクとして用い、p型を付与する不純物元素を添加して自己整合的に不純物領域を形成する。本実施例では、不純物領域446、447はジボラン(B_2H_6)を用いたイオンドーブ法で形成する。(図6(B))この第3のドーピング処理の際には、nチャネル型TFETを形成する半導体層はレジストからなるマスク445a～445cで覆われている。第1のドーピング処理及び第2のドーピング処理によって、不純物領域446、447にはそれぞれ異なる濃度でリンが添加されているが、そのいずれの領域においてもp型を付与する不純物元素の濃度を $2 \times 10^{20} \sim 2 \times 10^{21} / \text{cm}^3$ となるようにドーピング処理することにより、pチャネル型TFETのソース領域およびドレイン領域として機能するために何ら問題は生じない。本実施例では、pチャネル型TFETの活性層となる半導体層の一部が露呈しているため、不純物元素(ボロン)を添加しやすい利点を有している。

【0083】

以上までの工程で、それぞれの半導体層に不純物領域が形成される。

【0084】

次いで、レジストからなるマスク445a～445cを除去して第1の層間絶縁膜461を形成する。この第1の層間絶縁膜461としては、プラズマCVD法またはスパッタ法を用い、厚さを100～200nmとして珪素を含む絶縁膜で形成する。本実施例では、プラズマCVD法により膜厚150nmの酸化窒化珪素膜を形成した。もちろん、第1の層間絶縁膜461は酸化窒化珪素膜に限定されるものでなく、他の珪素を含む絶縁膜を単層または積層構造として用いても

良い。

【 0 0 8 5 】

次いで、図 6 (C) に示すように、加熱処理を行なって、半導体層の結晶性の回復、それぞれの半導体層に添加された不純物元素の活性化を行なう。この加熱処理はファーネスアニール炉を用いる熱アニール法で行なう。熱アニール法としては、酸素濃度が 1 p p m 以下、好ましくは 0. 1 p p m 以下の窒素雰囲気中で 4 0 0 ~ 7 0 0 ℃、代表的には 5 0 0 ~ 5 5 0 ℃で行えばよく、本実施例では 5 5 0 ℃、4 時間の熱処理で活性化処理を行った。なお、熱アニール法の他に、レーザーアニール法、またはラピッドサーマルアニール法 (R T A 法) を適用することができる。

【 0 0 8 6 】

なお、本実施例では、上記活性化処理と同時に、結晶化の際に触媒として使用したニッケルが高濃度のリンを含む不純物領域 4 2 3 a、4 2 5 a、4 2 6 a、4 4 6 a、4 4 7 a を結晶化する。そのため、前記不純物領域に前記金属元素がゲッタリングされ、主にチャネル形成領域となる半導体層中のニッケル濃度が低減される。このようにして作製したチャネル形成領域を有する T F T はオフ電流値が下がり、結晶性が良いことから高い電界効果移動度が得られ、良好な特性を達成することができる。

【 0 0 8 7 】

また、第 1 の層間絶縁膜を形成する前に加熱処理を行なっても良い。ただし、用いた配線材料が熱に弱い場合には、本実施例のように配線等を保護するため層間絶縁膜 (珪素を主成分とする絶縁膜、例えば窒化珪素膜) を形成した後で加熱処理を行なうことが好ましい。

【 0 0 8 8 】

レーザーアニールを行なう工程で、同時に加熱処理を行わない場合は、3 ~ 1 0 0 % の水素を含む雰囲気中で、3 0 0 ~ 5 5 0 ℃で 1 ~ 1 2 時間の熱処理を行ない、半導体層を水素化する工程を行なうことが望ましい。本実施例では水素を約 3 % の含む窒素雰囲気中で 4 1 0 ℃、1 時間の熱処理を行った。この工程は層間絶縁膜に含まれる水素により半導体層のダングリングボンドを終端する工程で

ある。水素化の他の手段として、プラズマ水素化（プラズマにより励起された水素を用いる）を行なっても良い。

【 0 0 8 9 】

次いで、第 1 の層間絶縁膜 4 6 1 上に無機絶縁膜材料または有機絶縁物材料から成る第 2 の層間絶縁膜 4 6 2 を形成する。本実施例では、膜厚 1 . 6 μ m のアクリル樹脂膜を形成したが、粘度が 1 0 ~ 1 0 0 0 c p 、好ましくは 4 0 ~ 2 0 0 c p のものを用い、表面に凸凹が形成されるものを用いた。

【 0 0 9 0 】

本実施例では、鏡面反射を防ぐため、表面に凸凹が形成される第 2 の層間絶縁膜を形成することによって画素電極の表面に凸凹を形成した。また、画素電極の表面に凹凸を持たせて光散乱性を図るため、画素電極の下方の領域に凸部を形成してもよい。その場合、凸部の形成は、T F T の形成と同じフォトリソで行なうことができるため、工程数の増加なく形成することができる。なお、この凸部は配線及び T F T 部以外の画素部領域の基板上に適宜設ければよい。こうして、凸部を覆う絶縁膜の表面に形成された凸凹に沿って画素電極の表面に凸凹が形成される。

【 0 0 9 1 】

また、第 2 の層間絶縁膜 4 6 2 として表面が平坦化する膜を用いてもよい。その場合は、画素電極を形成した後、公知のサンドブラスト法やエッチング法等の工程を追加して表面を凹凸化させて、鏡面反射を防ぎ、反射光を散乱させることによって白色度を増加させることが好ましい。

【 0 0 9 2 】

そして、駆動回路 5 0 6 において、各不純物領域とそれぞれ電氣的に接続する配線 4 6 3 ~ 4 6 7 を形成する。なお、これらの配線は、膜厚 5 0 n m の T i 膜と、膜厚 5 0 0 n m の合金膜（A l と T i との合金膜）との積層膜をパターンニングして形成する。

【 0 0 9 3 】

また、画素部 5 0 7 においては、画素電極 4 7 0 、ゲート配線 4 6 9 、接続電極 4 6 8 を形成する。（図 7）この接続電極 4 6 8 によりソース配線（4 4 3 b

と 4 4 9 の積層) は、画素 T F T と電氣的な接続が形成される。また、ゲート配線 4 6 9 は、画素 T F T のゲート電極と電氣的な接続が形成される。また、画素電極 4 7 0 は、画素 T F T のドレイン領域 4 4 2 と電氣的な接続が形成され、さらに保持容量を形成する一方の電極として機能する半導体層 4 5 8 と電氣的な接続が形成される。また、画素電極 4 7 0 としては、A l または A g を主成分とする膜、またはそれらの積層膜等の反射性の優れた材料を用いることが望ましい。

【 0 0 9 4 】

以上の様にして、n チャネル型 T F T 5 0 1 と p チャネル型 T F T 5 0 2 からなる C M O S 回路、及び n チャネル型 T F T 5 0 3 を有する駆動回路 5 0 6 と、画素 T F T 5 0 4、保持容量 5 0 5 とを有する画素部 5 0 7 を同一基板上に形成することができる。こうして、アクティブマトリクス基板が完成する。

【 0 0 9 5 】

駆動回路 5 0 6 の n チャネル型 T F T 5 0 1 はチャネル形成領域 4 2 3 c、ゲート電極の一部を構成する第 1 の導電層 4 2 8 a と重なる低濃度不純物領域 4 2 3 b (G O L D 領域)、とソース領域またはドレイン領域として機能する高濃度不純物領域 4 2 3 a を有している。この n チャネル型 T F T 5 0 1 と電極 4 6 6 で接続して C M O S 回路を形成する p チャネル型 T F T 5 0 2 にはチャネル形成領域 4 4 6 d、ゲート電極の外側に形成される不純物領域 4 4 6 b、4 4 6 c、ソース領域またはドレイン領域として機能する高濃度不純物領域 4 4 6 a を有している。また、n チャネル型 T F T 5 0 3 にはチャネル形成領域 4 2 5 c、ゲート電極の一部を構成する第 1 の導電層 4 3 0 a と重なる低濃度不純物領域 4 2 5 b (G O L D 領域)、とソース領域またはドレイン領域として機能する高濃度不純物領域 4 2 5 a を有している。

【 0 0 9 6 】

画素部の画素 T F T 5 0 4 にはチャネル形成領域 4 2 6 c、ゲート電極の外側に形成される低濃度不純物領域 4 2 6 b (L D D 領域) とソース領域またはドレイン領域として機能する高濃度不純物領域 4 2 6 a を有している。また、保持容量 5 0 5 の一方の電極として機能する半導体層 4 4 7 a、4 4 7 b には、それぞれ p 型を付与する不純物元素が添加されている。保持容量 5 0 5 は、絶縁膜 4 4

4を誘電体として、電極(438aと438bの積層)と、半導体層447a～447cとで形成している。

【0097】

また、本実施例の画素構造は、ブラックマトリクスを用いることなく、画素電極間の隙間が遮光されるように、画素電極の端部をソース配線と重なるように配置形成する。

【0098】

また、本実施例で作製するアクティブマトリクス基板の画素部の上面図を図8に示す。なお、図4～図7に対応する部分には同じ符号を用いている。図7中の鎖線A-A'は図8中の鎖線A-A'で切断した断面図に対応している。また、図7中の鎖線B-B'は図8中の鎖線B-B'で切断した断面図に対応している。

【0099】

なお、本実施例は実施例1乃至4と自由に組み合わせることが可能である。

【0100】

[実施例6]

本実施例では、実施例5で作製したアクティブマトリクス基板から、反射型液晶表示装置を作製する工程を以下に説明する。説明には図9を用いる。

【0101】

まず、実施例5に従い、図7の状態のアクティブマトリクス基板を得た後、図7のアクティブマトリクス基板上、少なくとも画素電極470上に配向膜567を形成しラビング処理を行なう。なお、本実施例では配向膜567を形成する前に、アクリル樹脂膜等の有機樹脂膜をパターンニングすることによって基板間隔を保持するための柱状のスペーサ572を所望の位置に形成した。また、柱状のスペーサに代えて、球状のスペーサを基板全面に散布してもよい。

【0102】

次いで、対向基板569を用意する。次いで、対向基板569上に着色層570、571、平坦化膜573を形成する。赤色の着色層570と青色の着色層572とを重ねて、遮光部を形成する。また、赤色の着色層と緑色の着色層とを一

部重ねて、遮光部を形成してもよい。

【0103】

本実施例では、実施例5に示す基板を用いている。従って、実施例5の画素部の上面図を示す図8では、少なくともゲート配線469と画素電極470の間隙と、ゲート配線469と接続電極468の間隙と、接続電極468と画素電極470の間隙を遮光する必要がある。本実施例では、それらの遮光すべき位置に着色層の積層からなる遮光部が重なるように各着色層を配置して、対向基板を貼り合わせた。

【0104】

このように、ブラックマスク等の遮光層を形成することなく、各画素間の隙間を着色層の積層からなる遮光部で遮光することによって工程数の低減を可能とした。

【0105】

次いで、平坦化膜573上に透明導電膜からなる対向電極576を少なくとも画素部に形成し、対向基板の全面に配向膜574を形成し、ラビング処理を施した。

【0106】

そして、画素部と駆動回路が形成されたアクティブマトリクス基板と対向基板とをシール材568で貼り合わせる。シール材568にはフィラーが混入されていて、このフィラーと柱状スペーサによって均一な間隔を持って2枚の基板が貼り合わせられる。その後、両基板の間に液晶材料575を注入し、封止剤（図示せず）によって完全に封止する。液晶材料575には公知の液晶材料を用いれば良い。このようにして図9に示す反射型液晶表示装置が完成する。そして、必要があれば、アクティブマトリクス基板または対向基板を所望の形状に分断する。さらに、対向基板のみに偏光板（図示しない）を貼りつけた。そして、公知の技術を用いてFPCを貼りつけた。

【0107】

以上のようにして作製される液晶表示パネルは各種電子機器の表示部として用いることができる。

【0108】

なお、本実施例は実施例1乃至5と自由に組み合わせることが可能である。

【0109】

〔実施例7〕

本実施例では、実施例5で作製したアクティブマトリクス基板から、実施例6とは異なるアクティブマトリクス型液晶表示装置を作製する工程を以下に説明する。説明には図10を用いる。

【0110】

まず、実施例5に従い、図7の状態のアクティブマトリクス基板を得た後、図7のアクティブマトリクス基板上に配向膜1067を形成しラビング処理を行なう。なお、本実施例では配向膜1067を形成する前に、アクリル樹脂膜等の有機樹脂膜をパターニングすることによって基板間隔を保持するための柱状のスペーサを所望の位置に形成した。また、柱状のスペーサに代えて、球状のスペーサを基板全面に散布してもよい。

【0111】

次いで、対向基板1068を用意する。この対向基板には、着色層1074、遮光層1075が各画素に対応して配置されたカラーフィルタが設けられている。また、駆動回路の部分にも遮光層1077を設けた。このカラーフィルタと遮光層1077とを覆う平坦化膜1076を設けた。次いで、平坦化膜1076上に透明導電膜からなる対向電極1069を画素部に形成し、対向基板の全面に配向膜1070を形成し、ラビング処理を施した。

【0112】

そして、画素部と駆動回路が形成されたアクティブマトリクス基板と対向基板とをシール材1071で貼り合わせる。シール材1071にはフィラーが混入されていて、このフィラーと柱状スペーサによって均一な間隔を持って2枚の基板が貼り合わせられる。その後、両基板の間に液晶材料1073を注入し、封止剤（図示せず）によって完全に封止する。液晶材料1073には公知の液晶材料を用いれば良い。このようにして図10に示すアクティブマトリクス型液晶表示装置が完成する。そして、必要があれば、アクティブマトリクス基板または対向基

板を所望の形状に分断する。さらに、公知の技術を用いて偏光板等を適宜設けた。そして、公知の技術を用いて F P C を貼りつけた。

【 0 1 1 3 】

以上のようにして作製される液晶表示パネルは各種電子機器の表示部として用いることができる。

【 0 1 1 4 】

なお、本実施例は実施例 1 乃至 4 と自由に組み合わせることが可能である。

【 0 1 1 5 】

[実施例 8]

本実施例では、本発明を用いて発光装置を作製した例について説明する。本明細書において、発光装置とは、基板上に形成された発光素子を該基板とカバー材の間に封入した表示用パネルおよび該表示用パネルに I C を実装した表示用モジュールを総称したものである。なお、発光素子は、電場を加えることで発生するルミネッセンス (Electro Luminescence) が得られる有機化合物を含む層 (発光層) と陽極層と、陰極層とを有する。また、有機化合物におけるルミネッセンスには、一重項励起状態から基底状態に戻る際の発光 (蛍光) と三重項励起状態から基底状態に戻る際の発光 (リン光) があり、これらのうちどちらか、あるいは両方の発光を含む。

【 0 1 1 6 】

図 1 1 は本実施例の発光装置の断面図である。図 1 1 において、基板 7 0 0 上に設けられたスイッチング T F T 6 0 3 は図 1 1 の n チャネル型 T F T 5 0 3 を用いて形成される。したがって、構造の説明は n チャネル型 T F T 5 0 3 の説明を参照すれば良い。

【 0 1 1 7 】

なお、本実施例ではチャネル形成領域が二つ形成されるダブルゲート構造としているが、チャネル形成領域が一つ形成されるシングルゲート構造もしくは三つ形成されるトリプルゲート構造であっても良い。

【 0 1 1 8 】

基板 7 0 0 上に設けられた駆動回路は図 1 1 の C M O S 回路を用いて形成され

る。従って、構造の説明はnチャネル型TFT501とpチャネル型TFT502の説明を参照すれば良い。なお、本実施例ではシングルゲート構造としているが、ダブルゲート構造もしくはトリプルゲート構造であっても良い。

【0119】

また、配線701、703はCMOS回路のソース配線、702はドレイン配線として機能する。また、配線704はソース配線708とスイッチングTFTのソース領域とを電氣的に接続する配線として機能し、配線705はドレイン配線709とスイッチングTFTのドレイン領域とを電氣的に接続する配線として機能する。

【0120】

なお、電流制御TFT604は図11のpチャネル型TFT502を用いて形成される。従って、構造の説明はpチャネル型TFT502の説明を参照すれば良い。なお、本実施例ではシングルゲート構造としているが、ダブルゲート構造もしくはトリプルゲート構造であっても良い。

【0121】

また、配線706は電流制御TFTのソース配線（電流供給線に相当する）であり、707は電流制御TFTの画素電極710上に重ねることで画素電極710と電氣的に接続する電極である。

【0122】

なお、710は、透明導電膜からなる画素電極（発光素子の陽極）である。透明導電膜としては、酸化インジウムと酸化スズとの化合物、酸化インジウムと酸化亜鉛との化合物、酸化亜鉛、酸化スズまたは酸化インジウムを用いることができる。また、前記透明導電膜にガリウムを添加したものをを用いても良い。画素電極710は、上記配線を形成する前に平坦な層間絶縁膜711上に形成する。本実施例においては、樹脂からなる平坦化膜711を用いてTFTによる段差を平坦化することは非常に重要である。後に形成される発光層は非常に薄いため、段差が存在することによって発光不良を起こす場合がある。従って、発光層をできるだけ平坦面に形成しうるように画素電極を形成する前に平坦化しておくことが望ましい。

【 0 1 2 3 】

配線 7 0 1 ~ 7 0 7 を形成後、図 1 1 に示すようにバンク 7 1 2 を形成する。バンク 7 1 2 は 1 0 0 ~ 4 0 0 n m の珪素を含む絶縁膜もしくは有機樹脂膜をパターンニングして形成すれば良い。

【 0 1 2 4 】

なお、バンク 7 1 2 は絶縁膜であるため、成膜時における素子の静電破壊には注意が必要である。本実施例ではバンク 7 1 2 の材料となる絶縁膜中にカーボン粒子や金属粒子を添加して抵抗率を下げ、静電気の発生を抑制する。この際、抵抗率は $1 \times 10^6 \sim 1 \times 10^{12} \Omega \text{ m}$ (好ましくは $1 \times 10^8 \sim 1 \times 10^{10} \Omega \text{ m}$) となるようにカーボン粒子や金属粒子の添加量を調節すれば良い。

【 0 1 2 5 】

画素電極 7 1 0 の上には発光層 7 1 3 が形成される。なお、図 1 1 では一画素しか図示していないが、本実施例では R (赤)、G (緑)、B (青) の各色に対応した発光層を作り分けている。また、本実施例では蒸着法により低分子系有機発光材料を形成している。具体的には、正孔注入層として 2 0 n m 厚の銅フタロシアニン (C u P c) 膜を設け、その上に発光層として 7 0 n m 厚のトリス-8-キノリノラトアルミニウム錯体 (A l q₃) 膜を設けた積層構造としている。A l q₃ にキナクリドン、ペリレンもしくは D C M 1 といった蛍光色素を添加することで発光色を制御することができる。

【 0 1 2 6 】

但し、以上の例は発光層として用いることのできる有機発光材料の一例であって、これに限定する必要はまったくない。発光層、電荷輸送層または電荷注入層を自由に組み合わせて発光層 (発光及びそのためのキャリアの移動を行わせるための層) を形成すれば良い。例えば、本実施例では低分子系有機発光材料を発光層として用いる例を示したが、高分子系有機発光材料を用いても良い。また、電荷輸送層や電荷注入層として炭化珪素等の無機材料を用いることも可能である。これらの有機発光材料や無機材料は公知の材料を用いることができる。

【 0 1 2 7 】

次に、発光層 7 1 3 の上には導電膜からなる陰極 7 1 4 が設けられる。本実施

例の場合、導電膜としてアルミニウムとリチウムとの合金膜を用いる。勿論、公知のMgAg膜（マグネシウムと銀との合金膜）を用いても良い。陰極材料としては、周期表の1族もしくは2族に属する元素からなる導電膜もしくはそれらの元素を添加した導電膜を用いれば良い。

【0128】

この陰極714まで形成された時点で発光素子715が完成する。なお、ここでいう発光素子715は、画素電極（陽極）710、発光層713及び陰極714で形成されたダイオードを指す。

【0129】

発光素子715を完全に覆うようにしてパッシベーション膜716を設けることは有効である。パッシベーション膜716としては、炭素膜、窒化珪素膜もしくは窒化酸化珪素膜を含む絶縁膜からなり、該絶縁膜を単層もしくは組み合わせた積層で用いる。

【0130】

この際、カバレッジの良い膜をパッシベーション膜として用いることが好ましく、炭素膜、特にDLC（ダイヤモンドライクカーボン）膜を用いることは有効である。DLC膜は室温から100℃以下の温度範囲で成膜可能であるため、耐熱性の低い発光層713の上方にも容易に成膜することができる。また、DLC膜は酸素に対するブロッキング効果が高く、発光層713の酸化を抑制することが可能である。そのため、この後に続く封止工程を行う間に発光層713が酸化するといった問題を防止できる。

【0131】

さらに、パッシベーション膜716上に封止材717を設け、カバー材718を貼り合わせる。封止材717としては紫外線硬化樹脂を用いれば良く、内部に吸湿効果を有する物質もしくは酸化防止効果を有する物質を設けることは有効である。また、本実施例においてカバー材718はガラス基板や石英基板やプラスチック基板（プラスチックフィルムも含む）の両面に炭素膜（好ましくはダイヤモンドライクカーボン膜）を形成したものを用いる。

【0132】

こうして図11に示すような構造の発光装置が完成する。なお、バンク712を形成した後、パッシベーション膜716を形成するまでの工程をマルチチャンバー方式（またはインライン方式）の成膜装置を用いて、大気解放せずに連続的に処理することは有効である。また、さらに発展させてカバー材718を貼り合わせる工程までを大気解放せずに連続的に処理することも可能である。

【0133】

こうして、プラスチック基板を母体とする絶縁体501上にnチャネル型TFT601、602、スイッチングTFT（nチャネル型TFT）603および電流制御TFT（nチャネル型TFT）604が形成される。ここまでの製造工程で必要としたマスク数は、一般的なアクティブマトリクス型発光装置よりも少ない。

【0134】

即ち、TFTの製造工程が大幅に簡略化されており、歩留まりの向上および製造コストの低減が実現できる。

【0135】

さらに、図11を用いて説明したように、ゲート電極に絶縁膜を介して重なる不純物領域を設けることによりホットキャリア効果に起因する劣化に強いnチャネル型TFTを形成することができる。そのため、信頼性の高い発光装置を実現できる。

【0136】

また、本実施例では画素部と駆動回路の構成のみ示しているが、本実施例の製造工程に従えば、その他にも信号分割回路、D/Aコンバータ、オペアンプ、 γ 補正回路などの論理回路を同一の絶縁体上に形成可能であり、さらにはメモリやマイクロプロセッサをも形成しうる。

【0137】

さらに、発光素子を保護するための封止（または封入）工程まで行った後の本実施例の発光装置について図12を用いて説明する。なお、必要に応じて図11で用いた符号を引用する。

【0138】

図 1 2 (A) は、発光素子の封止までを行った状態を示す上面図、図 1 2 (B) は図 1 2 (A) を C - C ' で切断した断面図である。点線で示された 8 0 1 はソース側駆動回路、8 0 6 は画素部、8 0 7 はゲート側駆動回路である。また、9 0 1 はカバー材、9 0 2 は第 1 シール材、9 0 3 は第 2 シール材であり、第 1 シール材 9 0 2 で囲まれた内側には封止材 9 0 7 が設けられる。

【 0 1 3 9 】

なお、9 0 4 はソース側駆動回路 8 0 1 及びゲート側駆動回路 8 0 7 に入力される信号を伝送するための配線であり、外部入力端子となる F P C (フレキシブルプリントサーキット) 9 0 5 からビデオ信号やクロック信号を受け取る。なお、ここでは F P C しか図示されていないが、この F P C にはプリント配線基盤 (P W B) が取り付けられていても良い。本明細書における発光装置には、発光装置本体だけでなく、それに F P C もしくは P W B が取り付けられた状態をも含むものとする。

【 0 1 4 0 】

次に、断面構造について図 1 2 (B) を用いて説明する。基板 7 0 0 の上方には画素部 8 0 6、ゲート側駆動回路 8 0 7 が形成されており、画素部 8 0 6 は電流制御 T F T 6 0 4 とそのドレインに電氣的に接続された画素電極 7 1 0 を含む複数の画素により形成される。また、ゲート側駆動回路 8 0 7 は n チャネル型 T F T 6 0 1 と p チャネル型 T F T 6 0 2 とを組み合わせた C M O S 回路 (図 1 1 参照) を用いて形成される。

【 0 1 4 1 】

画素電極 7 1 0 は発光素子の陽極として機能する。また、画素電極 7 1 0 の両端にはバンク 7 1 2 が形成され、画素電極 7 1 0 上には発光層 7 1 3 および発光素子の陰極 7 1 4 が形成される。

【 0 1 4 2 】

陰極 7 1 4 は全画素に共通の配線としても機能し、接続配線 9 0 4 を経由して F P C 9 0 5 に電氣的に接続されている。さらに、画素部 8 0 6 及びゲート側駆動回路 8 0 7 に含まれる素子は全て陰極 7 1 4 およびパッシベーション膜 5 6 7 で覆われている。

【 0 1 4 3 】

また、第 1 シール材 9 0 2 によりカバー材 9 0 1 が貼り合わされている。なお、カバー材 9 0 1 と発光素子との間隔を確保するために樹脂膜からなるスペーサを設けても良い。そして、第 1 シール材 9 0 2 の内側には封止材 9 0 7 が充填されている。なお、第 1 シール材 9 0 2、封止材 9 0 7 としてはエポキシ系樹脂を用いるのが好ましい。また、第 1 シール材 9 0 2 はできるだけ水分や酸素を透過しない材料であることが望ましい。さらに、封止材 9 0 7 の内部に吸湿効果をもつ物質や酸化防止効果をもつ物質を含有させても良い。

【 0 1 4 4 】

発光素子を覆うようにして設けられた封止材 9 0 7 はカバー材 9 0 1 を接着するための接着剤としても機能する。また、本実施例ではカバー材 9 0 1 を構成するプラスチック基板 9 0 1 a の材料として F R P (Fiberglass-Reinforced Plastics)、P V F (ポリビニルフロライド)、マイラー、ポリエステルまたはアクリルを用いることができる。

【 0 1 4 5 】

また、封止材 9 0 7 を用いてカバー材 9 0 1 を接着した後、封止材 9 0 7 の側面（露呈面）を覆うように第 2 シール材 9 0 3 を設ける。第 2 シール材 9 0 3 は第 1 シール材 9 0 2 と同じ材料を用いることができる。

【 0 1 4 6 】

以上のような構造で発光素子を封止材 9 0 7 に封入することにより、発光素子を外部から完全に遮断することができ、外部から水分や酸素等の発光層の酸化による劣化を促す物質が侵入することを防ぐことができる。従って、信頼性の高い発光装置が得られる。

【 0 1 4 7 】

なお、本実施例は実施例 1 乃至 6 と自由に組み合わせることが可能である。

【 0 1 4 8 】

〔実施例 9〕

本実施例では、実施例 8 とは異なる画素構造を有した発光装置について説明する。説明には図 1 3 を用いる。

【 0 1 4 9 】

図 1 3 では電流制御用 T F T 4 5 0 1 として図 7 の n チャネル型 T F T 5 0 4 と同一構造の T F T を用いる。勿論、電流制御用 T F T 4 5 0 1 のゲート電極はスイッチング用 T F T 4 4 0 2 のドレイン配線に電氣的に接続されている。また、電流制御用 T F T 4 5 0 1 のドレイン配線は画素電極 4 5 0 4 に電氣的に接続されている。

【 0 1 5 0 】

本実施例では、導電膜からなる画素電極 4 5 0 4 が発光素子の陰極として機能する。具体的には、アルミニウムとリチウムとの合金膜を用いるが、周期表の 1 族もしくは 2 族に属する元素からなる導電膜もしくはそれらの元素を添加した導電膜を用いれば良い。

【 0 1 5 1 】

画素電極 4 5 0 4 の上には発光層 4 5 0 5 が形成される。なお、図 1 3 では一画素しか図示していないが、本実施例では G (緑) に対応した発光層を蒸着法及び塗布法 (好ましくはスピンコーティング法) により形成している。具体的には、電子注入層として 2 0 n m 厚のフッ化リチウム (L i F) 膜を設け、その上に発光層として 7 0 n m 厚の P P V (ポリパラフェニレンビニレン) 膜を設けた積層構造としている。

【 0 1 5 2 】

次に、発光層 4 5 0 5 の上には透明導電膜からなる陽極 4 5 0 6 が設けられる。本実施例の場合、透明導電膜として酸化インジウムと酸化スズとの化合物もしくは酸化インジウムと酸化亜鉛との化合物からなる導電膜を用いる。

【 0 1 5 3 】

この陽極 4 5 0 6 まで形成された時点で発光素子 4 5 0 7 が完成する。なお、ここでいう発光素子 4 5 0 7 は、画素電極 (陰極) 4 5 0 4 、発光層 4 5 0 5 及び陽極 4 5 0 6 で形成されたダイオードを指す。

【 0 1 5 4 】

発光素子 4 5 0 7 を完全に覆うようにしてパッシベーション膜 4 5 0 8 を設けることは有効である。パッシベーション膜 4 5 0 8 としては、炭素膜、窒化珪素

膜もしくは窒化酸化珪素膜を含む絶縁膜からなり、該絶縁膜を単層もしくは組み合わせた積層で用いる。

【 0 1 5 5 】

さらに、パッシベーション膜 4 5 0 8 上に封止材 4 5 0 9 を設け、カバー材 4 5 1 0 を貼り合わせる。封止材 4 5 0 9 としては紫外線硬化樹脂を用いれば良く、内部に吸湿効果を有する物質もしくは酸化防止効果を有する物質を設けることは有効である。また、本実施例においてカバー材 4 5 1 0 はガラス基板や石英基板やプラスチック基板（プラスチックフィルムも含む）の両面に炭素膜（好ましくはダイヤモンドライクカーボン膜）を形成したものをを用いる。

【 0 1 5 6 】

なお、本実施例は実施例 1 乃至 6 と自由に組み合わせることが可能である。

【 0 1 5 7 】

[実施例 1 0]

本発明を適用して、本願発明を実施して形成された CMOS 回路や画素部は様々な電気光学装置（アクティブマトリクス型液晶ディスプレイ、アクティブマトリクス型 EC ディスプレイ、アクティブマトリクス型発光ディスプレイ）に用いることが出来る。即ち、それら電気光学装置を表示部に組み込んだ電子機器全てに本発明を実施出来る。

【 0 1 5 8 】

その様な電子機器としては、ビデオカメラ、デジタルカメラ、プロジェクター、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、カーナビゲーション、カーステレオ、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図 1 4、図 1 5 及び図 1 6 に示す。

【 0 1 5 9 】

図 1 4 （A）はパーソナルコンピュータであり、本体 3 0 0 1、画像入力部 3 0 0 2、表示部 3 0 0 3、キーボード 3 0 0 4 等を含む。本発明を表示部 3 0 0 3 に適用することができる。

【 0 1 6 0 】

図 1 4 (B) はビデオカメラであり、本体 3 1 0 1、表示部 3 1 0 2、音声入力部 3 1 0 3、操作スイッチ 3 1 0 4、バッテリー 3 1 0 5、受像部 3 1 0 6 等を含む。本発明を表示部 3 1 0 2 に適用することができる。

【 0 1 6 1 】

図 1 4 (C) はモバイルコンピュータ（モービルコンピュータ）であり、本体 3 2 0 1、カメラ部 3 2 0 2、受像部 3 2 0 3、操作スイッチ 3 2 0 4、表示部 3 2 0 5 等を含む。本発明は表示部 3 2 0 5 に適用できる。

【 0 1 6 2 】

図 1 4 (D) はゴーグル型ディスプレイであり、本体 3 3 0 1、表示部 3 3 0 2、アーム部 3 3 0 3 等を含む。本発明は表示部 3 3 0 2 に適用することができる。

【 0 1 6 3 】

図 1 4 (E) はプログラムを記録した記録媒体（以下、記録媒体と呼ぶ）を用いるプレーヤーであり、本体 3 4 0 1、表示部 3 4 0 2、スピーカ部 3 4 0 3、記録媒体 3 4 0 4、操作スイッチ 3 4 0 5 等を含む。なお、このプレーヤーは記録媒体として DVD (Digital Versatile Disc)、CD 等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行なうことができる。本発明は表示部 3 4 0 2 に適用することができる。

【 0 1 6 4 】

図 1 4 (F) はデジタルカメラであり、本体 3 5 0 1、表示部 3 5 0 2、接眼部 3 5 0 3、操作スイッチ 3 5 0 4、受像部（図示しない）等を含む。本発明を表示部 3 5 0 2 に適用することができる。

【 0 1 6 5 】

図 1 5 (A) はフロント型プロジェクターであり、投射装置 3 6 0 1、スクリーン 3 6 0 2 等を含む。本発明は投射装置 3 6 0 1 の一部を構成する液晶表示装置 3 8 0 8 やその他の駆動回路に適用することができる。

【 0 1 6 6 】

図 1 5 (B) はリア型プロジェクターであり、本体 3 7 0 1、投射装置 3 7 0 2、ミラー 3 7 0 3、スクリーン 3 7 0 4 等を含む。本発明は投射装置 2 7 0 2

の一部を構成する液晶表示装置 3808 やその他の駆動回路に適用することができる。

【0167】

なお、図 15 (C) は、図 15 (A) 及び図 15 (B) 中における投射装置 3601、3702 の構造の一例を示した図である。投射装置 3601、3702 は、光源光学系 3801、ミラー 3802、3804～3806、ダイクロイックミラー 3803、プリズム 3807、液晶表示装置 3808、位相差板 3809、投射光学系 3810 で構成される。投射光学系 2810 は、投射レンズを含む光学系で構成される。本実施例は三板式の例を示したが、特に限定されず、例えば単板式であってもよい。また、図 15 (C) 中において矢印で示した光路に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するためのフィルム、IR フィルム等の光学系を設けてもよい。

【0168】

また、図 15 (D) は、図 15 (C) 中における光源光学系 3801 の構造の一例を示した図である。本実施例では、光源光学系 3801 は、リフレクター 2811、光源 3812、レンズアレイ 3813、3814、偏光変換素子 2815、集光レンズ 3816 で構成される。なお、図 15 (D) に示した光源光学系は一例であって特に限定されない。例えば、光源光学系に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するフィルム、IR フィルム等の光学系を設けてもよい。

【0169】

ただし、図 15 に示したプロジェクターにおいては、透過型の電気光学装置を用いた場合を示しており、反射型の電気光学装置及び発光装置での適用例は図示していない。

【0170】

図 16 (A) は携帯電話であり、本体 3901、音声出力部 3902、音声入力部 3903、表示部 3904、操作スイッチ 3905、アンテナ 3906 等を含む。本発明を表示部 3904 に適用することができる。

【0171】

図 1 6 (B) は携帯書籍 (電子書籍) であり、本体 4 0 0 1、表示部 4 0 0 2、4 0 0 3、記憶媒体 4 0 0 4、操作スイッチ 4 0 0 5、アンテナ 4 0 0 6 等を含む。本発明は表示部 4 0 0 2、4 0 0 3 に適用することができる。

【 0 1 7 2 】

図 1 6 (C) はディスプレイであり、本体 4 1 0 1、支持台 4 1 0 2、表示部 4 1 0 3 等を含む。本発明は表示部 4 1 0 3 に適用することができる。本発明のディスプレイは特に大画面化した場合において有利であり、対角 1 0 インチ以上 (特に 3 0 インチ以上) のディスプレイには有利である。

【 0 1 7 3 】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用することが可能である。また、本実施例の電子機器は実施例 1 ~ 9 のどのような組み合わせからなる構成を用いても実現することができる。

【 0 1 7 4 】

【発明の効果】

本発明を適用すると、高移動度を有する T F T の形成が可能となる。また、高精細のアクティブマトリクス型の液晶表示装置や発光装置に代表される半導体装置を作製することが可能となる。

【図面の簡単な説明】

【図 1】 本発明の概念の一例を示す図。

【図 2】 本発明の概念の一例を示す図。

【図 3】 本発明の有効性の一例を示す図。

【図 4】 画素 T F T、駆動回路の T F T の作製工程の例を示す断面図。

【図 5】 画素 T F T、駆動回路の T F T の作製工程の例を示す断面図。

【図 6】 画素 T F T、駆動回路の T F T の作製工程の例を示す断面図。

【図 7】 画素 T F T、駆動回路の T F T の作製工程の例を示す断面図。

【図 8】 画素部の画素を示す上面図。

【図 9】 アクティブマトリクス型液晶表示装置の作製工程を示す断面図。

【図 1 0】 アクティブマトリクス型液晶表示装置の作製工程を示す断面図。

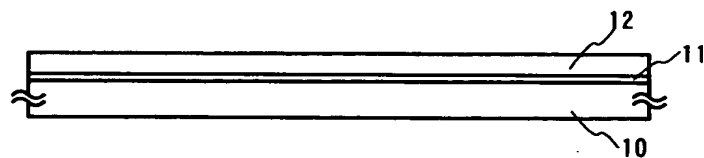
【図 1 1】 発光装置の駆動回路及び画素部の断面構造図。

- 【図 1 2】 (A) 発光装置の上面図。
 (B) 発光装置の駆動回路及び画素部の断面構造図。
- 【図 1 3】 発光装置の画素部の断面構造図。
- 【図 1 4】 半導体装置の一例を示す図。
- 【図 1 5】 半導体装置の一例を示す図。
- 【図 1 6】 半導体装置の一例を示す図。
- 【図 1 7】 本発明の概念の一例を示す図。

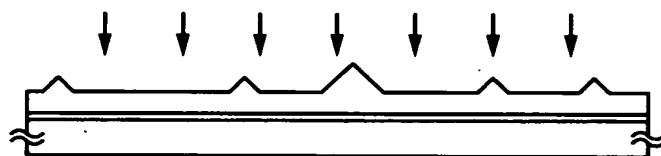
【書類名】 図面

【図 1】

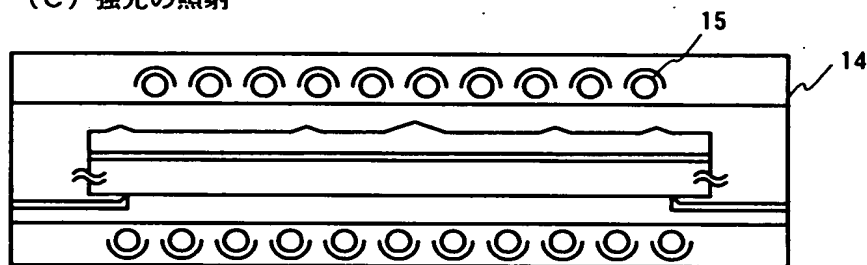
(A) 下地絶縁膜の形成／半導体膜の形成



(B) レーザアニール

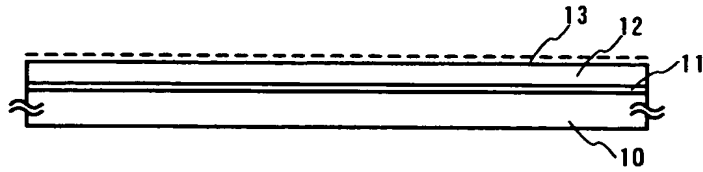


(C) 強光の照射

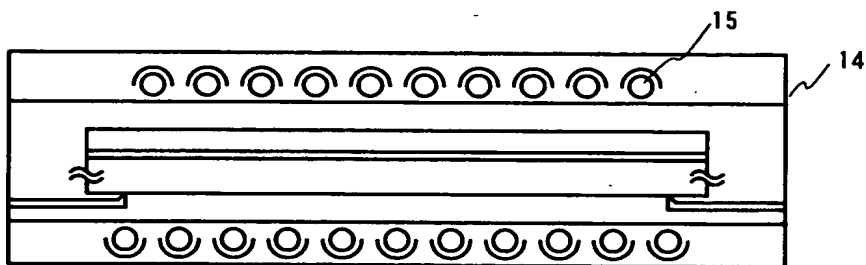


【図 2】

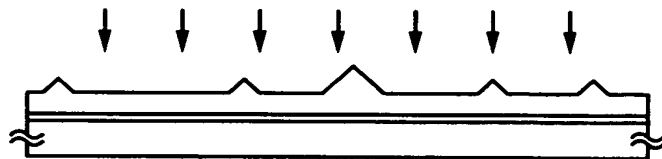
(A) 下地絶縁膜の形成／半導体膜の形成／金属含有層の形成



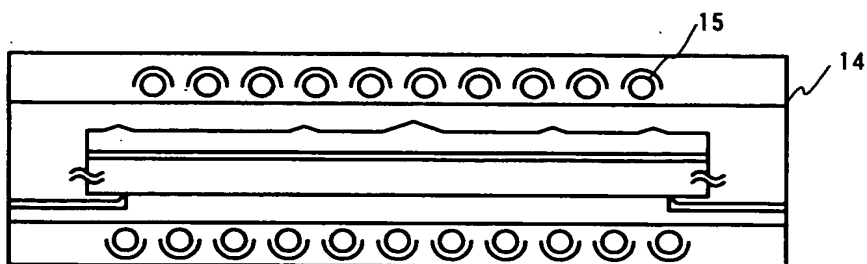
(B) 強光による照射



(C) レーザアニール

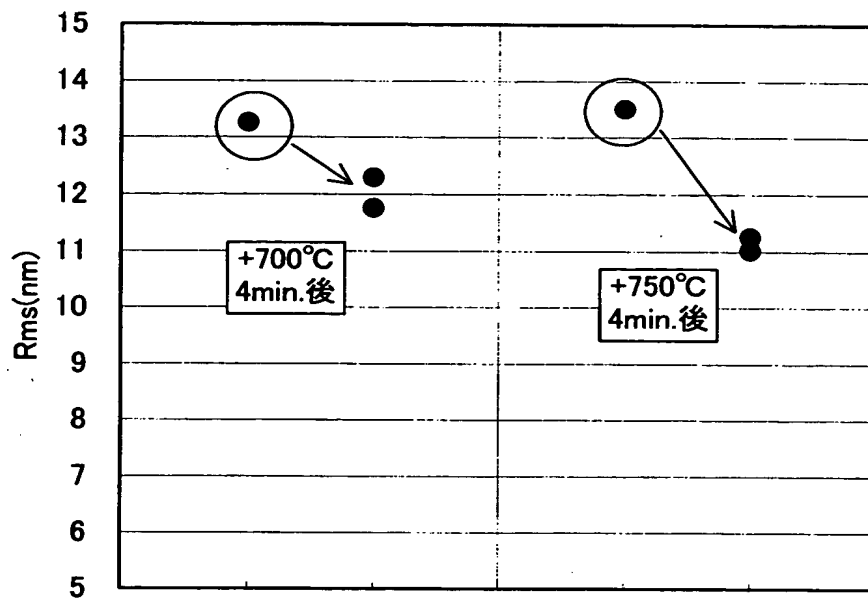


(D) 強光の照射

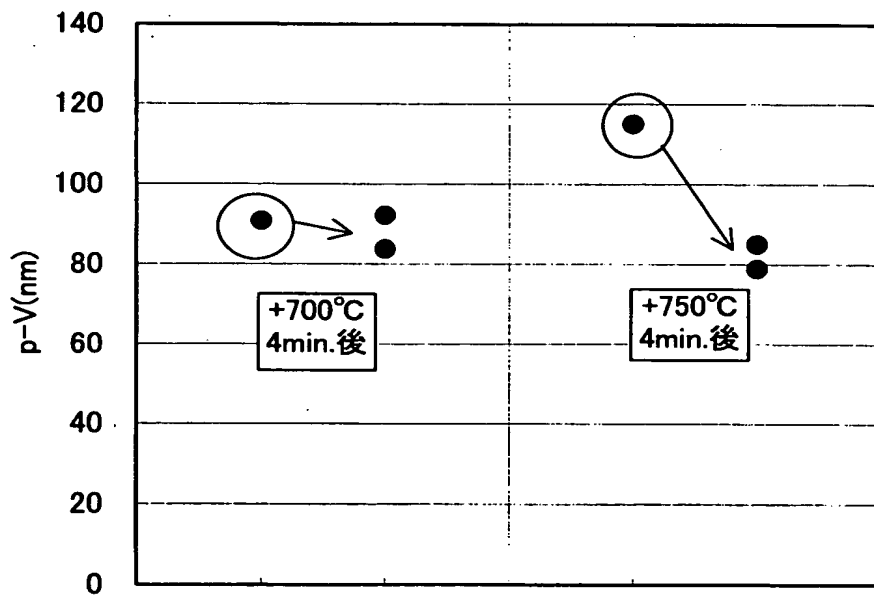


【図 3】

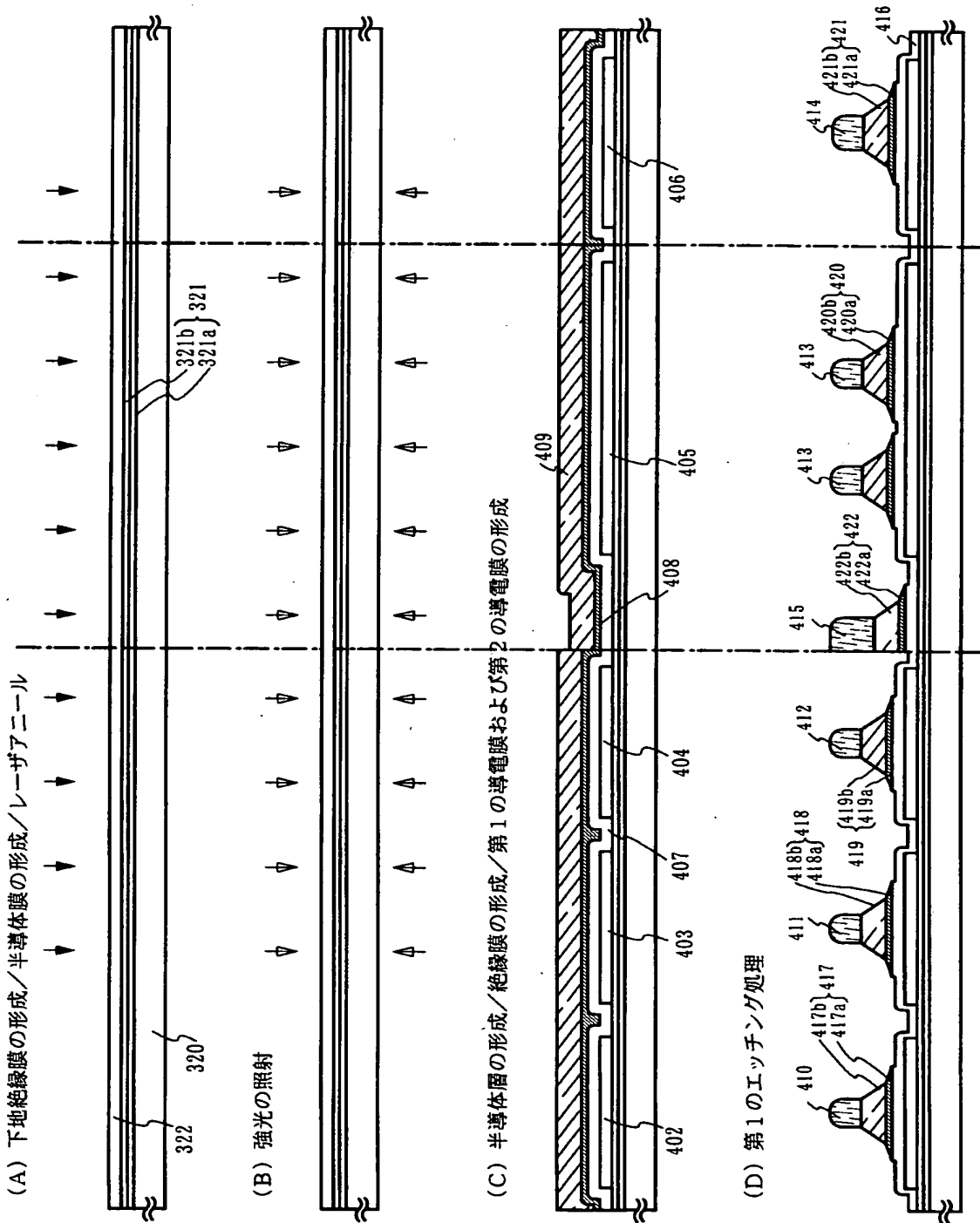
(A)



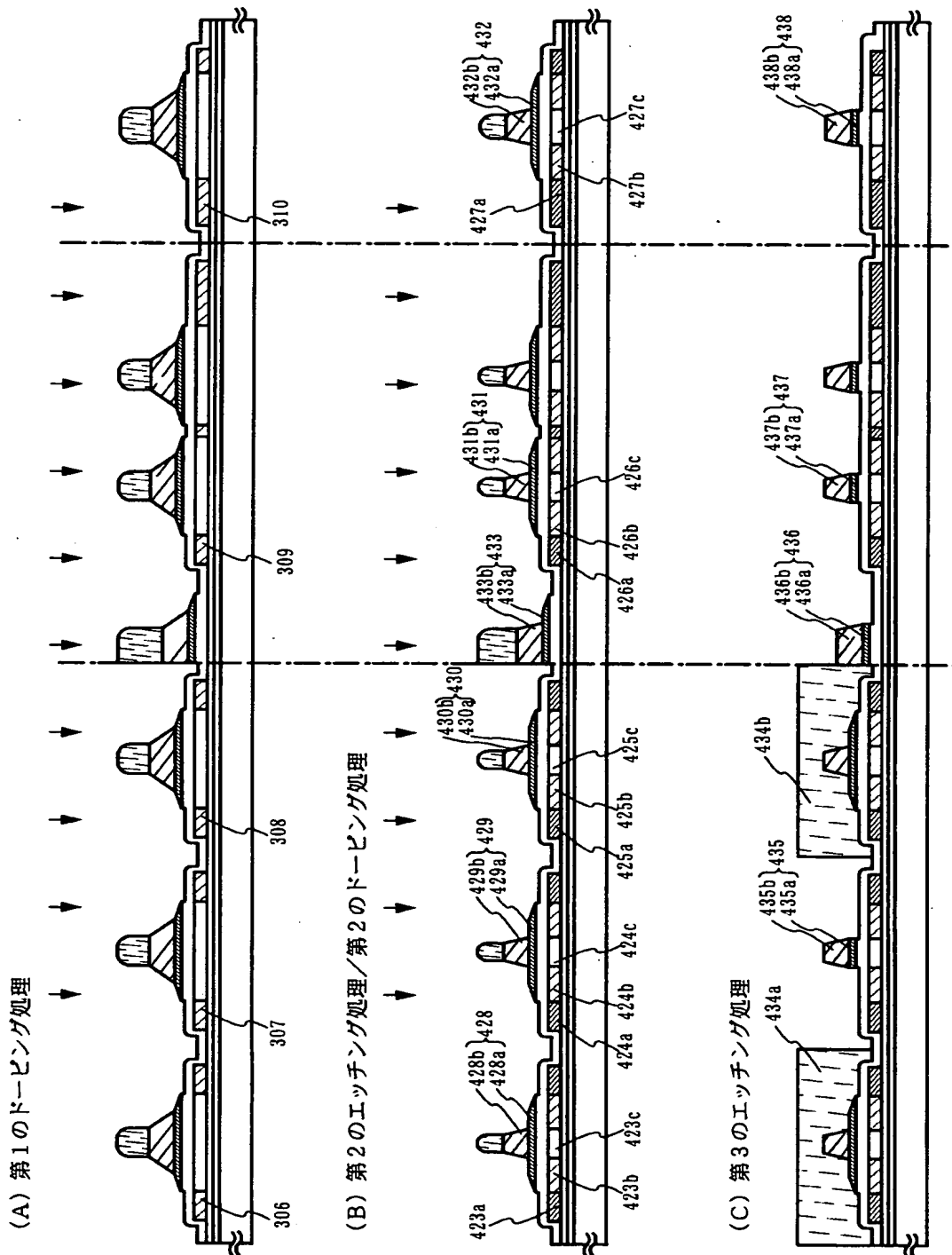
(B)



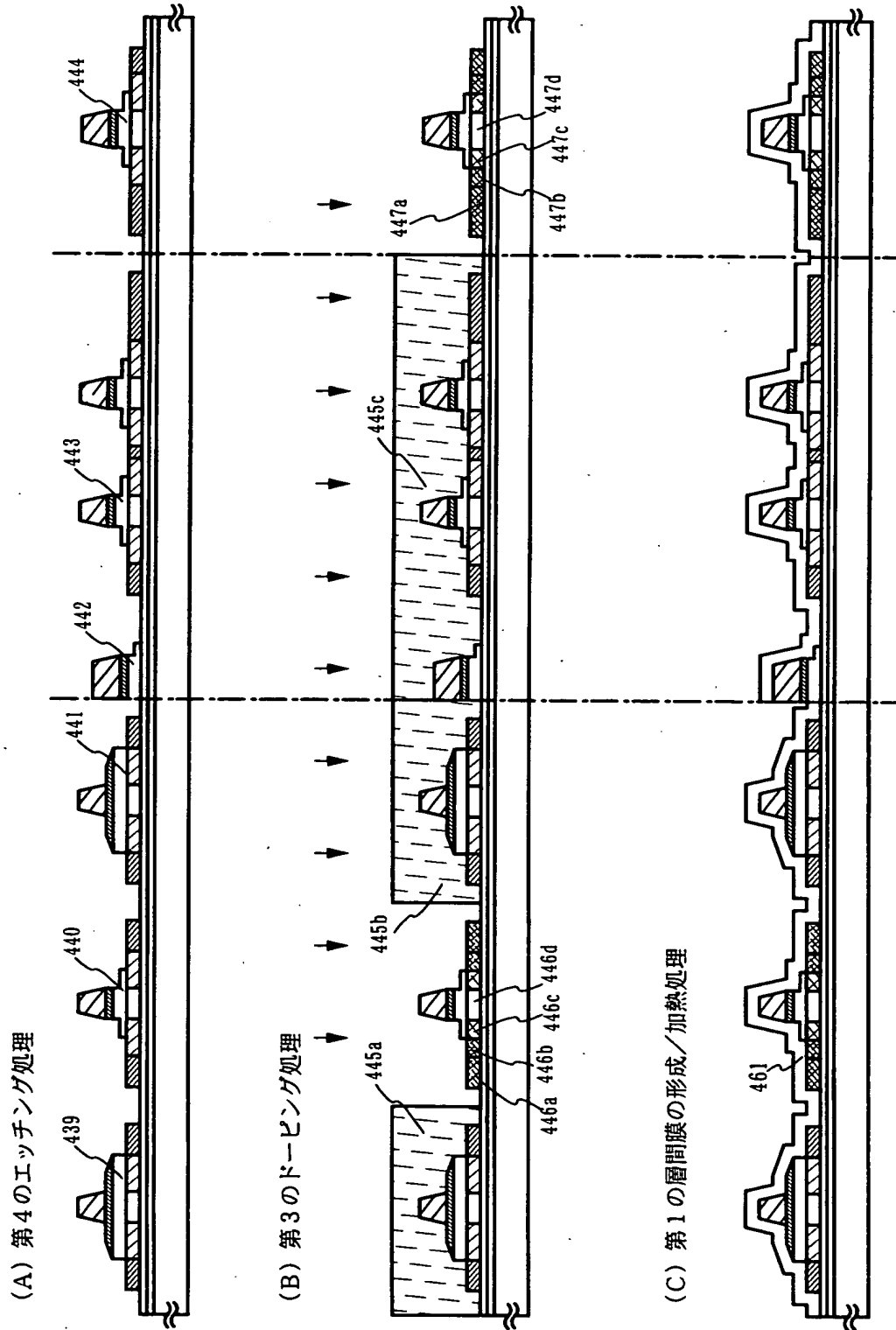
【図 4】



【図 5】

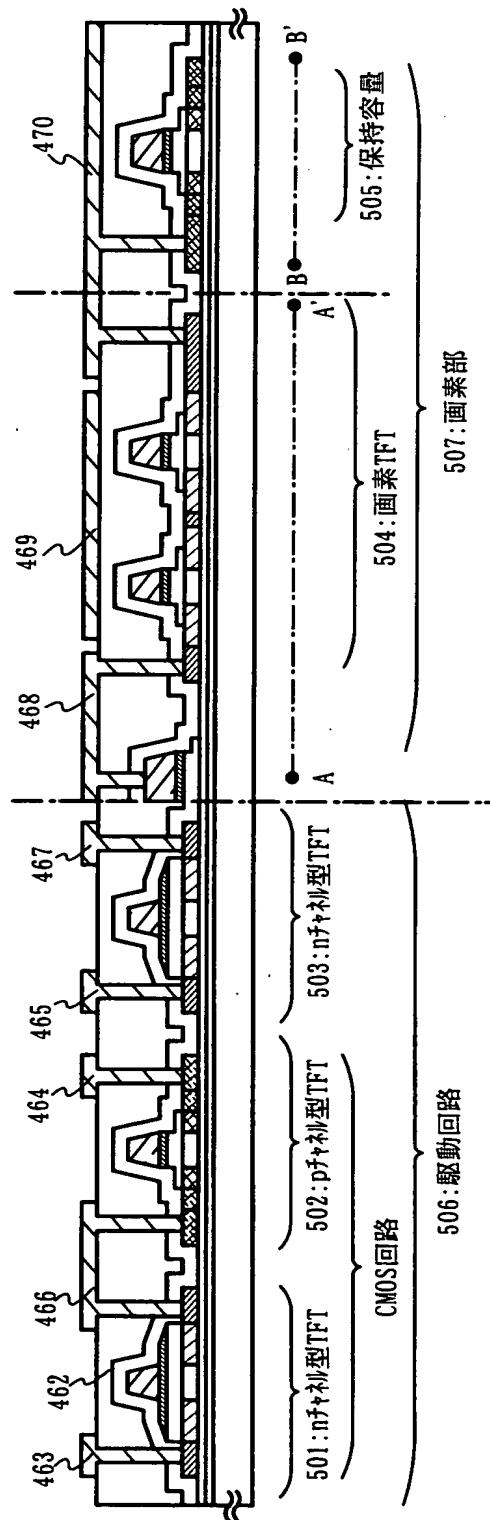


【図 6】

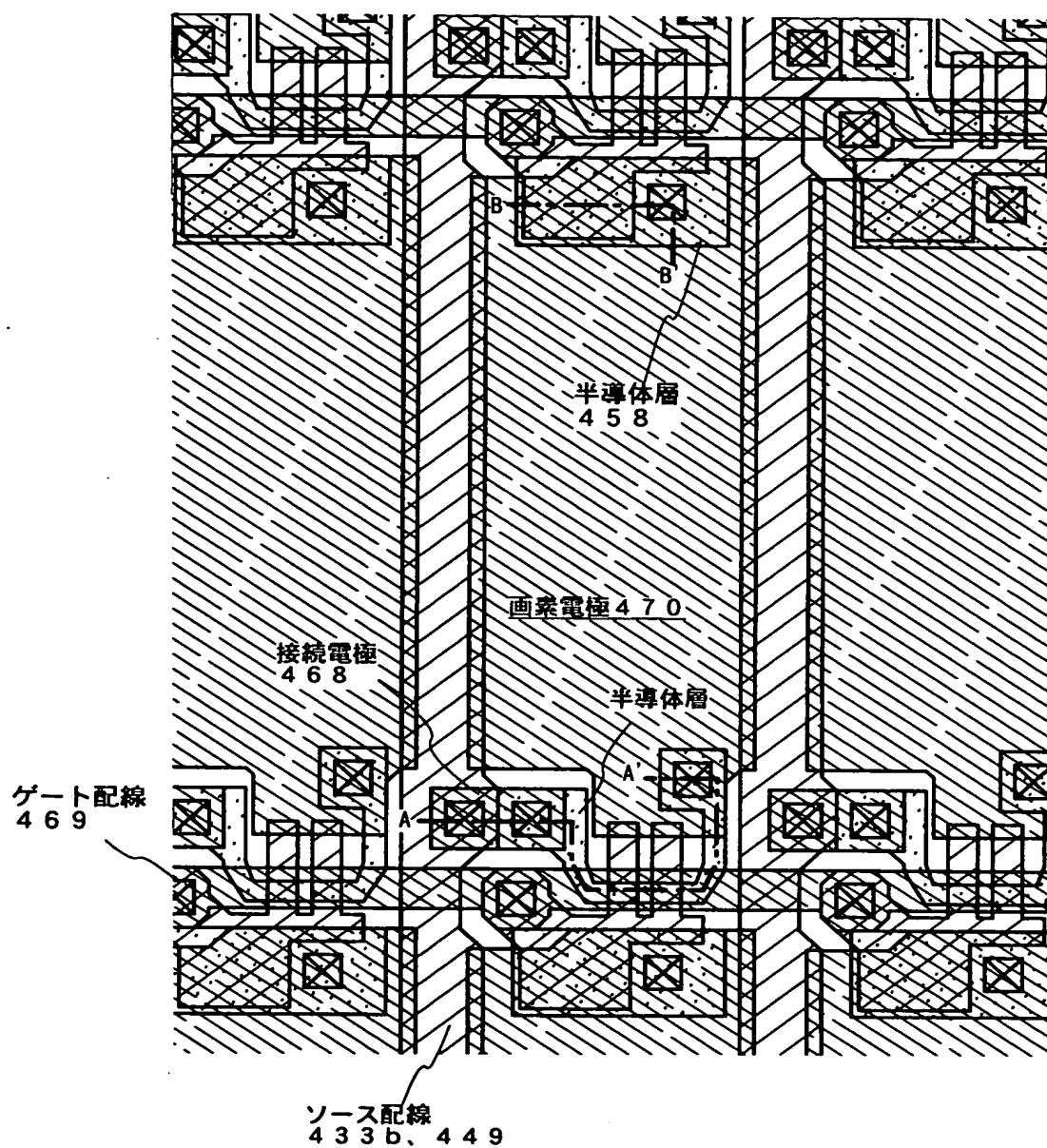


【図 7】

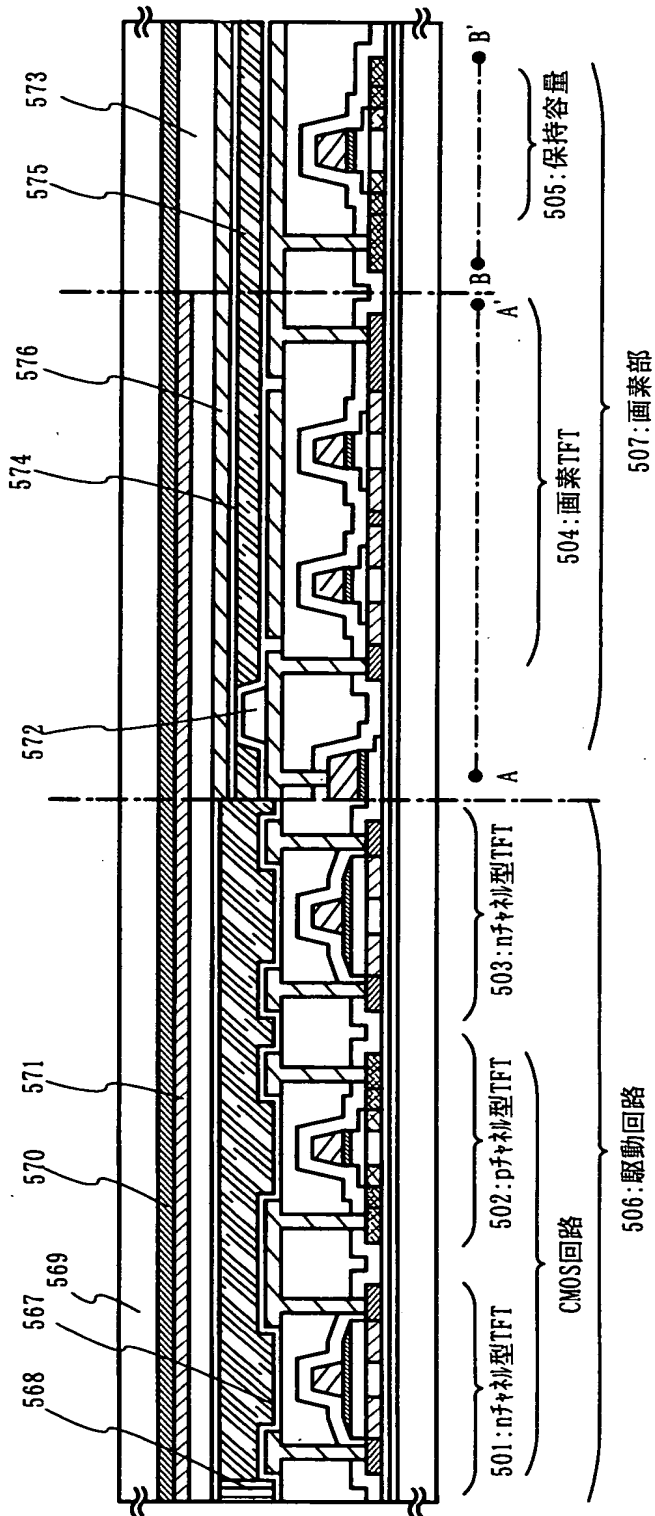
第2の層間絶縁膜の形成／画素電極および配線の形成



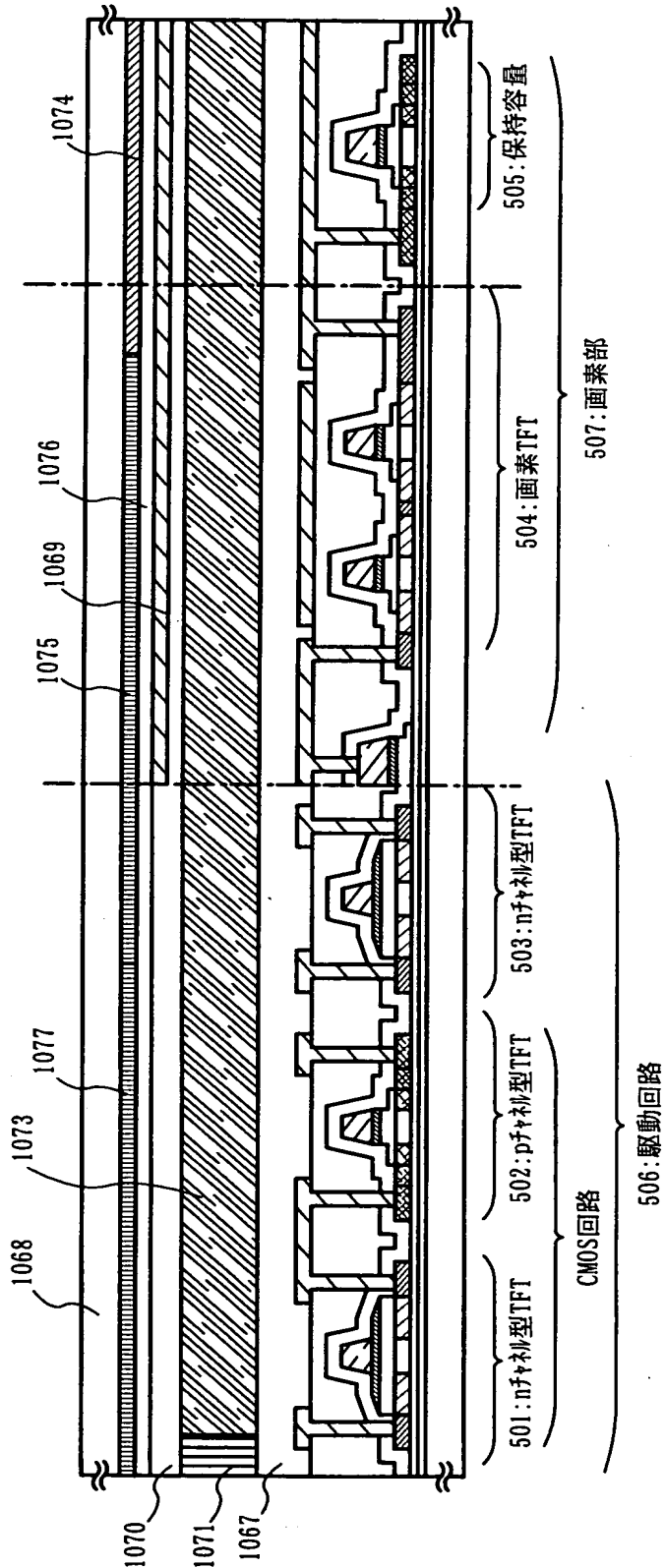
【図8】



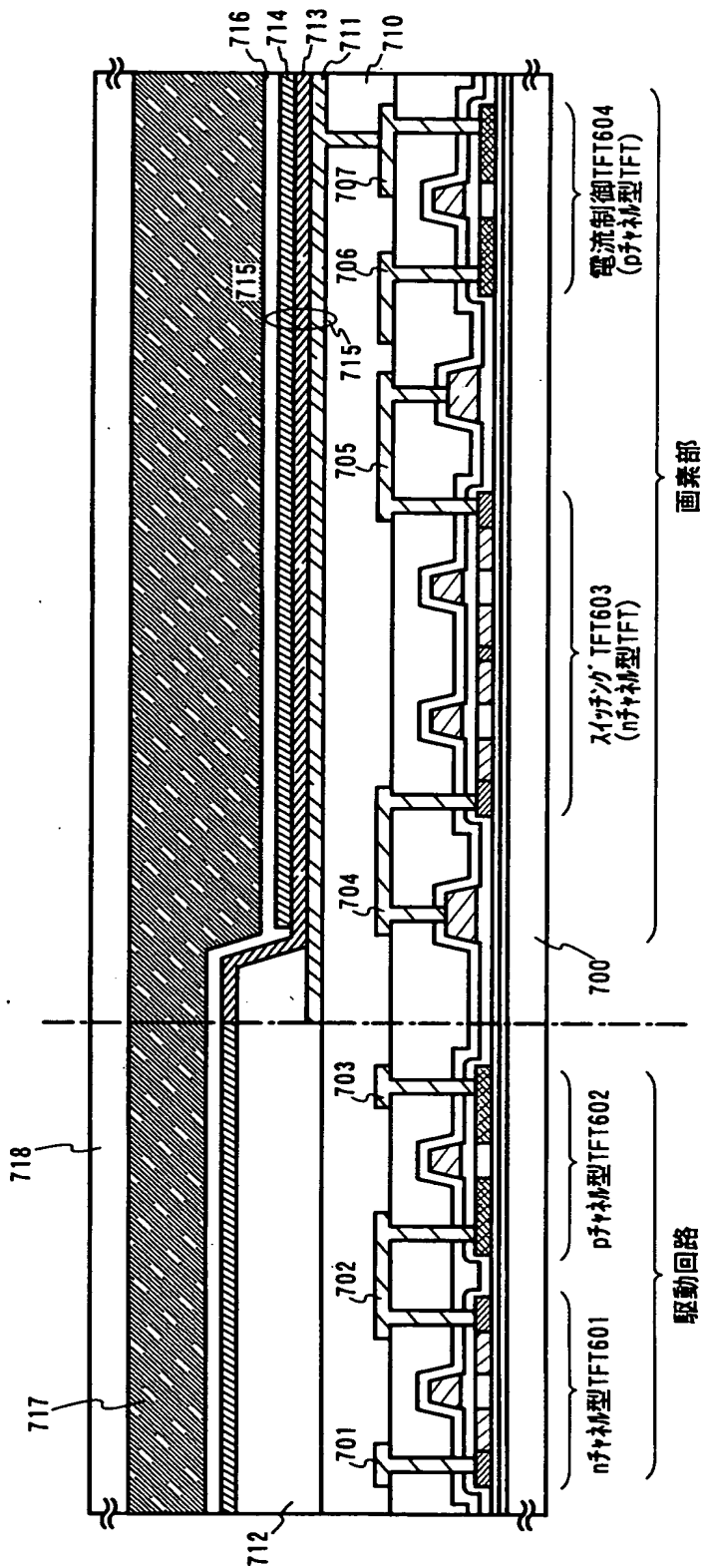
【図9】



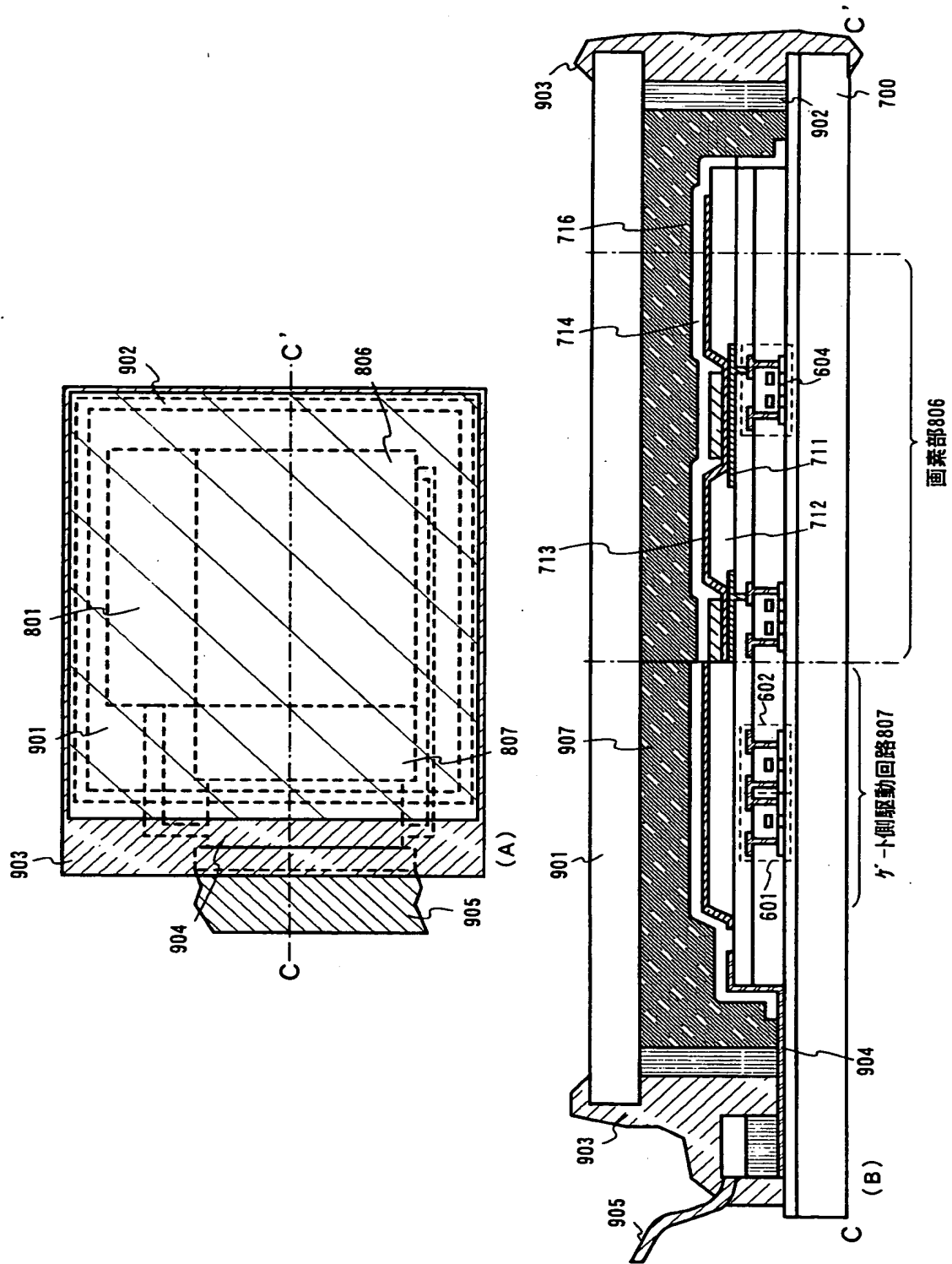
【図 1 0】



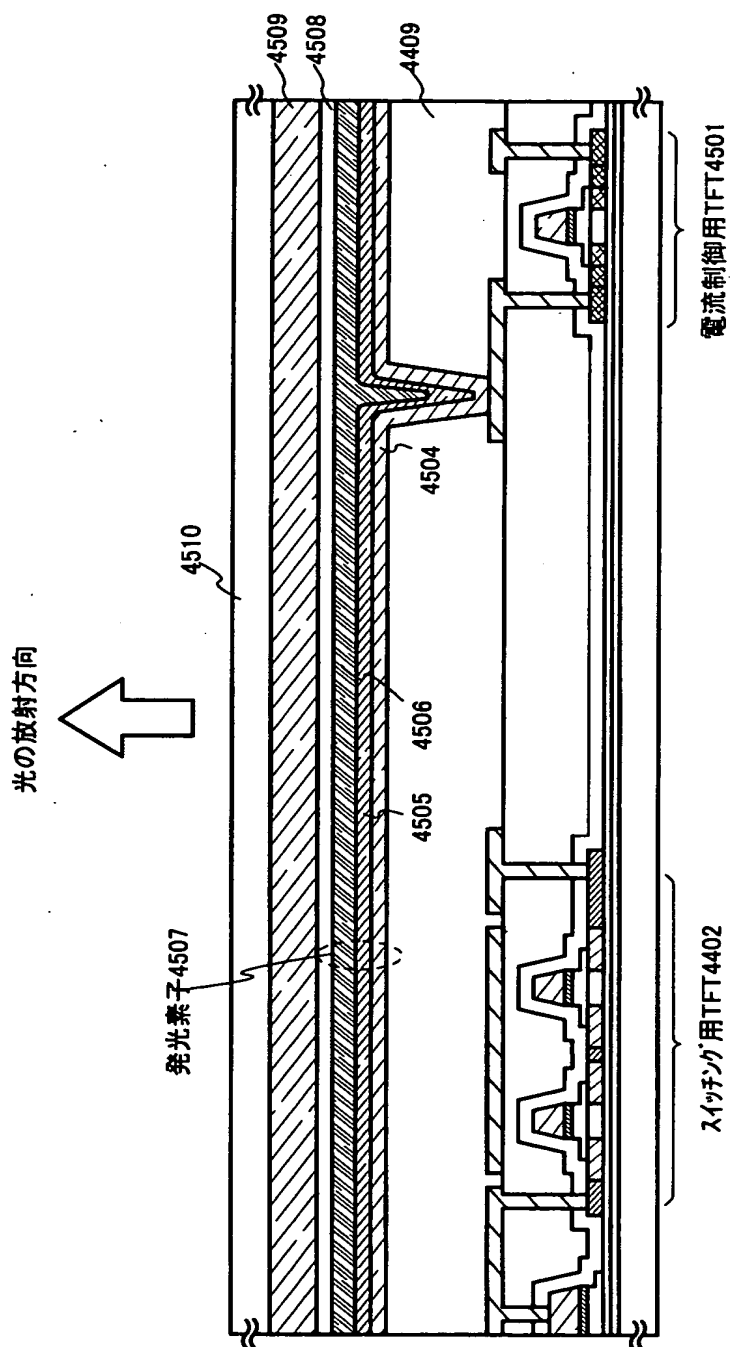
【図 11】



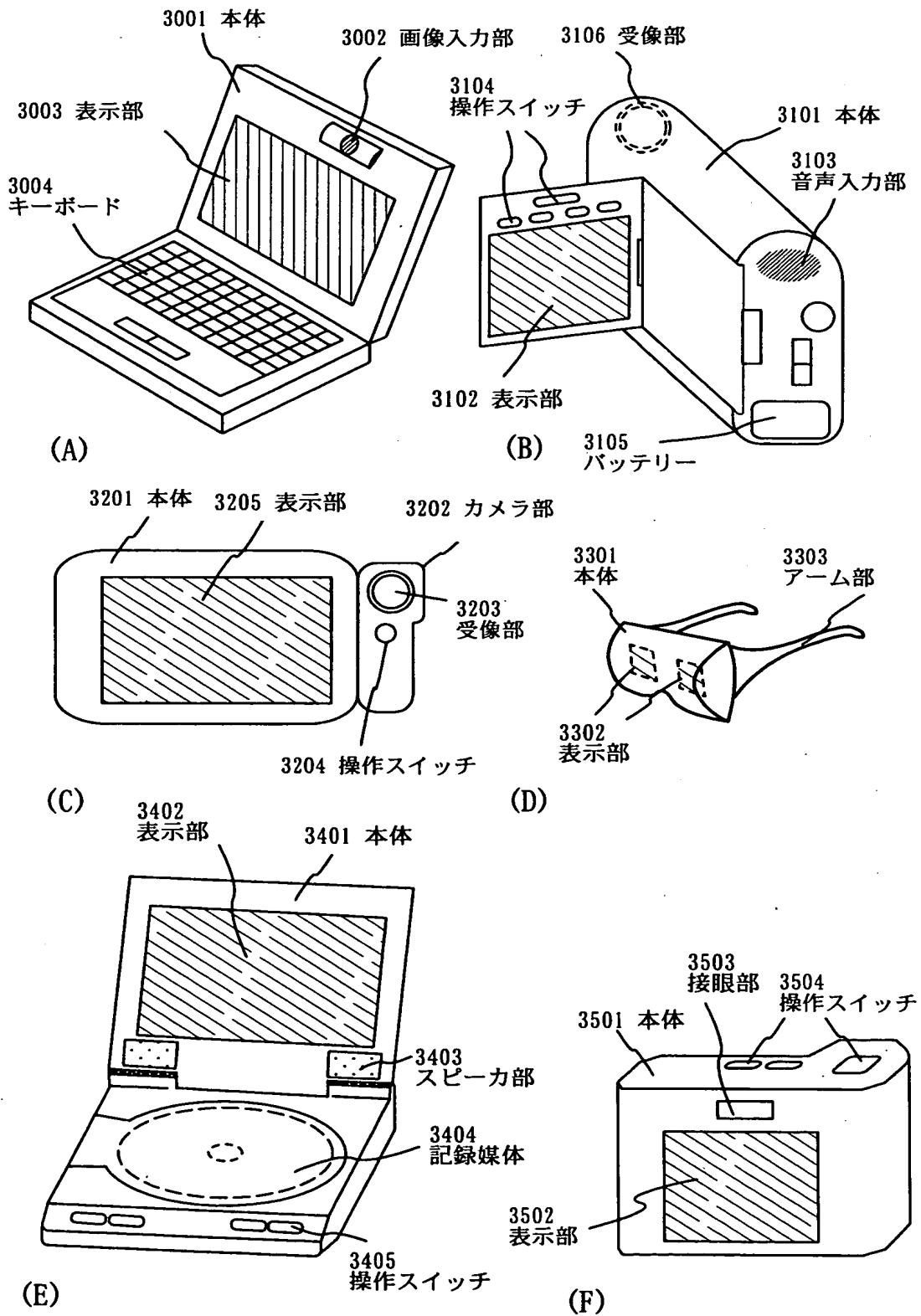
【図 12】



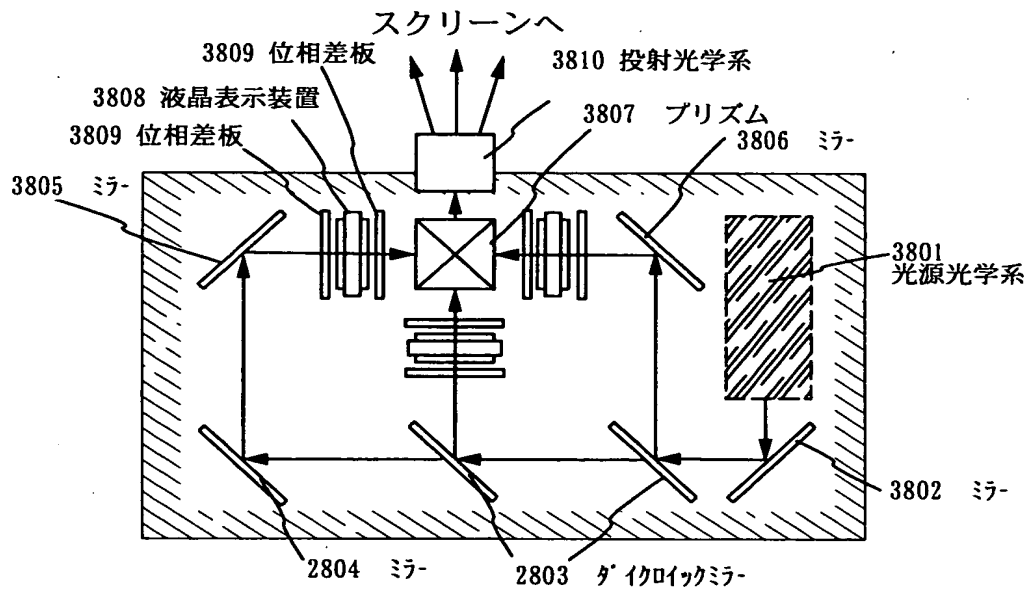
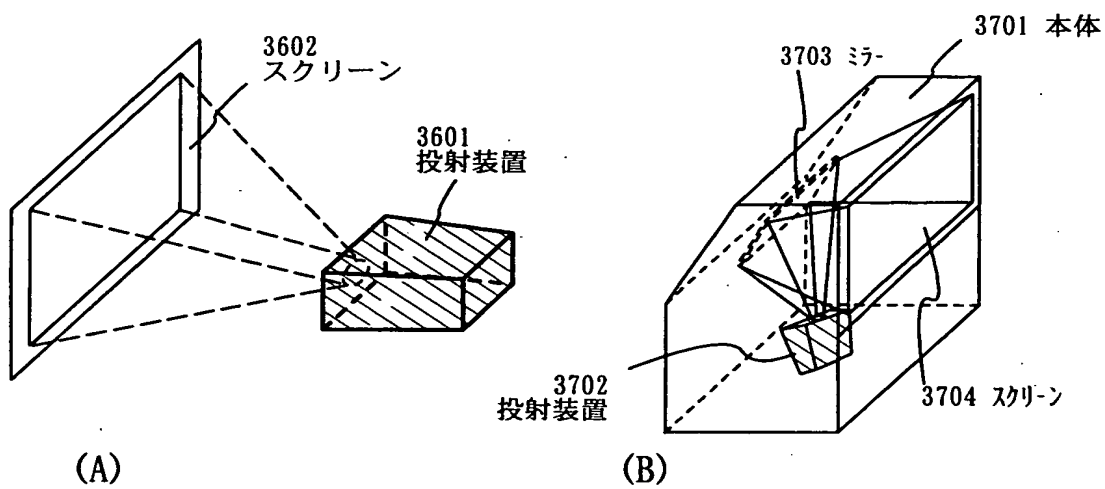
【図 13】



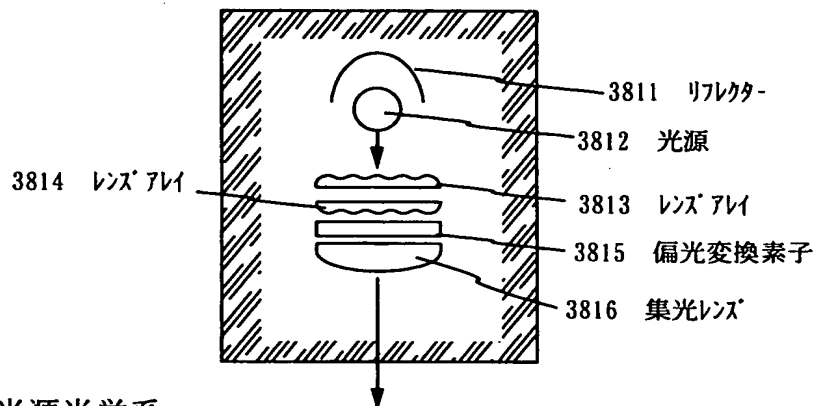
【図 14】



【図 15】

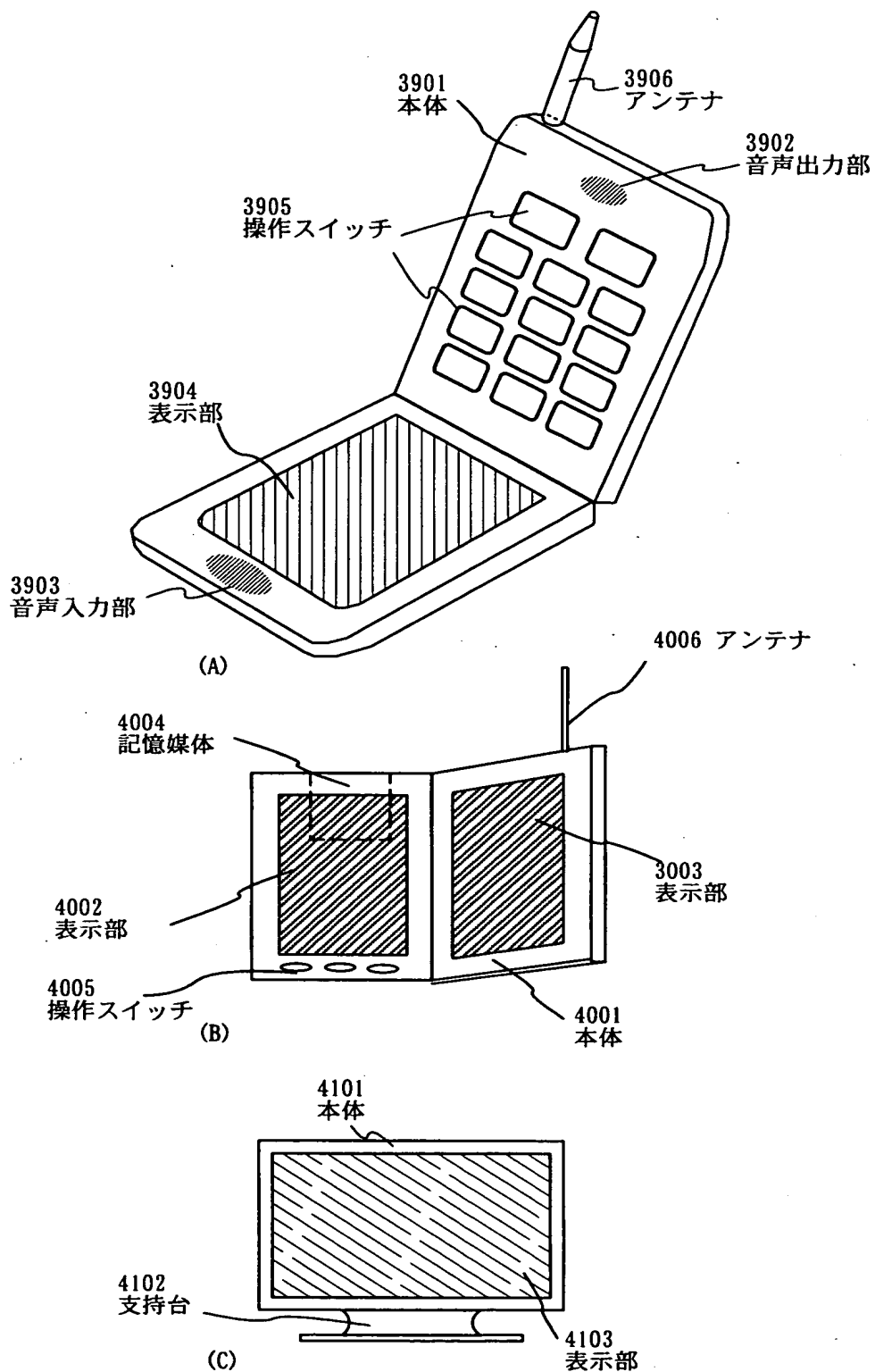


(C) 投射装置 (三板式)



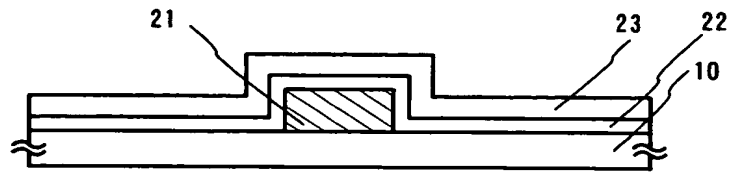
(D) 光源光学系

【図 16】

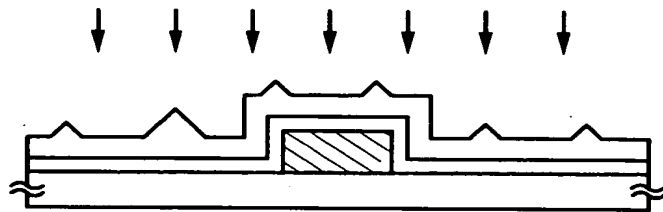


【図 1 7】

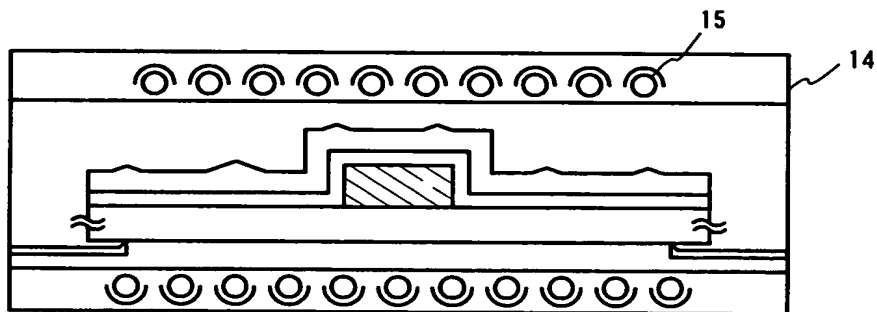
(A) 導電層の形成／絶縁膜の形成／半導体膜の形成



(B) レーザアニール



(C) 強光の照射



【書類名】 要約書

【要約】

【課題】 レーザ光の照射による結晶化法は、得られる結晶質半導体膜の表面に凸部（リッジ）を多数形成し、膜質を低下させてしまう。そこで、リッジの少ない表面を有する半導体膜を形成し、該半導体膜を用いた半導体装置の作製方法を提供することを目的とする。

【解決手段】 半導体膜に対してレーザ光による結晶化を行なった後に、ランプ光源から発した光を照射する熱処理方法（R T A 法；ラピッドサーマルアニール法）により前記半導体膜を加熱することで、リッジを低減する。

【選択図面】 図 1

出 願 人 履 歴 情 報

識別番号 [000153878]

1. 変更年月日	1990年 8月17日
[変更理由]	新規登録
住 所	神奈川県厚木市長谷398番地
氏 名	株式会社半導体エネルギー研究所